

SiC-MOSFETモジュール 取扱説明書

ミネベアパワーデバイス株式会社

2026年3月

ご使用の前に、この「取扱説明書」をよく読み、正しくご使用ください。

本取扱説明書はいつでも参照できるよう、手近なところに保管してください。

－ 重 要 な お 知 ら せ －

- ①製品に関する情報やデータは、あくまで用途や使用例の一部を示すものです。
これらの情報やデータの使用に起因または関連して、お客様や第三者に生じた損害および第三者の特許権、著作権、その他の知的財産権の侵害等に関して当社は一切責任を負いません。また、本書に基づき第三者または当社の特許権、著作権、その他の知的財産権を何ら許諾するものではありません。
- ②当社は、明示または黙示を問わず、本取扱説明書に記載された条件以外の保証はいたしません。これには、商品性、特定目的への適合性、および第三者の権利非侵害に関する黙示の保証の排除も含まれます。保証違反に起因して生じるいかなる間接的損害、特別損害、付随的損害、または結果的損害（逸失利益を含む）についても、当社はその責任を負いません。
製品の絶対最大定格値を超えて使用された場合の故障につきまして、当社はその責任を負いません。天災地変、戦争、暴動、内乱、その他の不可抗力による故障についても同様とします。輸送機関や倉庫業者の保管中の事故など、当社の責に帰することができない理由による故障も免責とさせていただきます。また、以上の事象に起因または関連してお客様や第三者に生じた二次的損害につきましても、当社はその責任を負いません。
原則として、製品納入後6ヶ月以内に明らかに当社の責に帰すべき理由によって故障が生じ、お客様が直ちにこれを通知し補償を求めた場合、当社はお客様に対し、無償で代替品の提供または製品の販売代金を上限とした弁済を補償の範囲とします。なお、不具合品の返送および代替品の提供（発送）に要する諸費用（運賃、保険料、通関手数料等）、ならびに製品の交換作業に伴う工賃やその他の費用はお客様の負担とし、当社はこれらを負担しません。
その他のほかの賠償について、当社は責任を負いません。
- ③製品および包装材を廃棄・処理する際には、それぞれの国または地域で定めた法律や条例を遵守してください。
お客様の製品に適用されるRoHS指令、REACH規則、その他の環境関連法令を十分調査したうえでご使用ください。法令違反によって生じた損害に関して、当社はその責任を負いません。
- ④製品および本書に記載されている技術を、以下の目的で使用することを禁止します。
- ・ 国際的平和および安全の維持の妨げとなる使用目的を有する者への再提供
 - ・ 上記のような目的で自ら使用すること、または第三者に使用させること
- なお、輸出または国外へ提供される場合は「外国為替及び外国貿易法」（外為法）、「米国輸出管理規則」およびこれらの関連法令並びに輸出先で適用される輸出入管理に関する法令及び規則の定めるところに従い、必要な手続きをおとりください。
- ⑤当社製品の欠陥（製造物責任法及び諸外国における同種の法律等に定める欠陥をいう。以下同じ。）に起因して、当社製品又は当社製品を組み込んだ御社製品が、第三者に対し損害を与えたことにより当該第三者から御社に対して損害賠償請求がなされ、御社がこれを支払った場合、御社は当該欠陥と相当因果関係のある損害の賠償を当社に請求することができます。
なお、賠償額は、当社製品及び御社製品の性質、価格、御社と当社のそれぞれの損害に対する責任の度合等を考慮し、御社に対する当社製品の最初の出荷から1年間の取引対価の合計額を上限として、御社と当社において協議のうえ、これを定めるものとします。

－ 重 要 な お 知 ら せ （ 続 き ） －

ただし、次の各号の一つに該当する場合は、当社は責任を負わないものとします。

- （１）当社が当社製品を御社に引渡した時点の科学・技術水準では当社製品の瑕疵を発見することができなかった場合
- （２）当該欠陥が設計に関する御社の指示に従ったことにより生じ、かつ当該欠陥が生じたことにつき当社に過失がなかった場合
- （３）御社が当社製品について通常予測される故障発生率、故障モードを考慮した製品の安全設計を怠っていた場合
- （４）当該欠陥が、その遵守を義務付けられている公的機関の定めた基準に従って製造したことに起因する場合
- （５）当該欠陥が、当社製品の改造又は当社の定めた使用、保管、廃棄等に関する諸条件（当社製品の取扱い説明書、カタログ、仕様書等に記載された注意書、警告を含むがこれに限らない）に反したことに起因する場合
- （６）当該欠陥が、当社製品を御社に引渡した後に生じた場合
- （７）当社製品の欠陥が生命、身体に危害を及ぼすおそれの強い製品又は多大な物的損害を発生させるおそれの強い製品に当社製品が使用される場合で、事前に当社の同意を得ていない場合

また、当社に対し第三者から直接、損害賠償請求がなされ、当社がこれを支払った場合、前項に基づく当社の負担部分を越える額については、当社は御社に求償できるものとします。

安全上のご注意

製品の取り扱いを誤ると、故障の原因となります。

製品を使用される際に、必ず本書を熟読し正しくご使用ください。

安全に関する注意事項は、下に示す見出しによって表示されます。これは安全警告記号と「危険」、「警告」、「注意」および「通知」という見出し語を組み合わせたものです。



これは安全警告記号です。人への危害をひき起こす危険に注意を喚起するために用いられます。起こりうる傷害または死を回避するために、このシンボルの後に続く安全に関するメッセージに従ってください。

 **危険**：これは、死亡または重大な傷害をひき起こす危険の存在を示すのに用いられます。

 **警告**：これは、死亡または重大な傷害をひき起こすおそれのある危険の存在を示すのに用いられます。

 **注意**：これは、軽度の傷害、あるいは中程度の傷害をひき起こすおそれのある危険の存在を示すのに用いられます。

通知：これは、人身傷害とは関係のない損害をひき起こすおそれのある危険の存在を示すのに用いられます。

※上に述べる重傷とは、失明、けが、やけど（高温・低温）、感電傷害、骨折、中毒などで後遺症が残るもの、および治療のために入院、長期の通院を要するものをいいます。また、中程度の傷害や軽傷とは、治療のために入院や長期の通院を要さないけが、やけど、感電傷害などをいいます。人身傷害と関係のない傷害とは、財物の損傷、製品の故障・破損、データ損失など、人身傷害以外の損害をいいます。

安全上のご注意（続き）

＜安全に関する共通的な注意事項について＞

- 電子回路の設計にあたっては、使用中いかなる外部条件の変動においても、そのデバイスに指定された『絶対最大定格』を超えないよう（保証範囲内で）ご使用ください。また、パルスの用途の場合は、さらに『安全動作領域（SOA）』の定格を超えないようにしてください。
- 半導体製品は、ある確率で誤動作や故障が生じる場合がありますので、故障しても拡大被害が出ないような冗長設計・誤動作防止設計など、安全設計に十分注意してください。
- 製品を使用される場合には、必ず、事前に当社へご連絡のうえ、文書による承諾を得てください。不明な点は、当社営業窓口にご照会ください。
- 大電流負荷試験実機で起こりうる電流、電圧、周波数、パルス幅条件等をカバーする実負荷試験を行ってください。
- インバータをはじめとする電力変換装置に組み込まれているSiC-MOSFETモジュールは、自己発熱により温度の上昇と下降を繰り返します。この温度変化によって、SiC-MOSFETモジュールは熱ストレスを受けます。熱ストレスによるSiC-MOSFETモジュールの寿命が装置寿命よりも短くならない条件でご使用ください。詳細については、「3-5-5節 実際の装置におけるパワーサイクル寿命の考え方」をご参照ください。

安全上のご注意（続き）

以下の警告表示は、半導体デバイスに関するものです。これらの警告表示が守られなかった場合は、死亡または重傷を負う危険な状態が生じる恐れがあります。なお、このリストの順序は決して重要度の順序ではありません。各項目がすべて重要です。

 警 告	記載ページ
(7-1-1. パッケージの破裂に対する警告事項) ●負荷短絡やアーム短絡が発生した場合、短時間(数 μ s程度)の間に、SiC-MOSFETモジュールをターンオフさせてください。 パッケージが破裂することがあります。	7-1
(7-1-2. 火傷、感電に対する警告事項) ●通電中は、製品に触れたり近づいたりしないでください。 火傷、感電の恐れがあります。	7-1

安全上のご注意（続き）

以下の注意表示は、半導体デバイスに関するものです。これらの注意表示が守られなかった場合は、軽傷を負うかまたは物的損害のみが発生する危険な状態が生じる恐れがあります。なお、このリストの順序は決して重要度の順序ではありません。各項目がすべて重要です。

 注 意	記載ページ
(2章. スペックの記載事項) ●半導体デバイスを用いる電子回路の設計にあたっては、使用中いかなる外部条件の変動においても、そのデバイスに指定された『絶対最大定格』を超えないようにしてください。 また、パルスの用途の場合は、さらに、『安全動作領域 (RBSOA・RRSOA)』の定格を超えないようにしてください。	2-1
(7-2. 注意事項) ●SiC-MOSFET破壊後に、長時間(数百 μ s程度)短絡電流が流れないようにしてください。発煙、発火の恐れがあります。	7-1

ご 注 意

- ①本書に記載した内容は、予告なく変更することがありますのでご了承ください。
- ②製品ご使用の前に、各製品の「製品仕様書」「アプリケーションノート」と合わせて「取扱説明書」または「使用上の注意」をよくお読みのうえ、正しくご使用ください。
- ③製品を使用される場合には、必ず、事前に当社へご連絡のうえ、文書による承諾を得てください。
- ④製品に関する情報やデータは、あくまで用途や使用例の一部を示すものです。
これらの情報やデータの使用に起因または関連して、お客様や第三者に生じた損害および第三者の特許権、著作権、そのほかの知的財産権の侵害等に関して当社は一切責任を負いません。また、本書に基づき第三者または当社の特許権、著作権、そのほかの知的財産権を何ら許諾するものではありません。
- ⑤製品の絶対最大定格値を超えて使用された場合や、天災地変、戦争、暴動、内乱、そのほかの不可抗力、輸送機関または倉庫業者の保管中の事故、そのほかの当社の責に帰することができない理由による故障、およびこれらに起因または関連したお客様や第三者に生じた二次的損害につきまして、当社はその責任を負いません。
原則として、製品納入後6ヶ月以内に明らかに当社の責に帰すべき理由によって故障が生じ、お客様が直ちにこれを通知し補償を求めた場合に限り、当社はお客様に対し、無償で代替品の提供または製品の販売代金を上限とした弁済を補償の範囲とします。
そのほかの賠償について、当社は責任を負いません。
- ⑥本書の一部または全部を、当社の許可なく転載・複製することを固くお断りします。
- ⑦製品および包装材を廃棄・処理する際には、それぞれの国または地域で定めた法律や条例を遵守してください。
お客様の製品に適用されるRoHS指令、REACH規則、そのほかの環境関連法令を十分調査したうえでご使用ください。法令違反によって生じた損害に関して、当社はその責任を負いません。
- ⑧製品および本書に記載されている技術を、以下の目的で使用することを禁止します。
 - ・国際的平和および安全の維持の妨げとなる使用目的を有する者への再提供
 - ・上記のような目的で自ら使用すること、または第三者に使用させることなお、輸出または国外へ提供される場合は「外国為替及び外国貿易法」（外為法）、「米国輸出入管理規則」およびこれらの関連法令並びに輸出先で適用される輸出入管理に関する法令及び規則の定めるところに従い、必要な手続きをおとりください。

<RoHS指令について>

RoHS (Restriction of Hazardous Substances in Electrical and Electronic Equipment) 指令とはEU(欧州連合)が2006年7月1日に施行した有害物質規制のことであり、電気電子機器への特定有害物質の含有を禁止することを示します。

現在、規制対象となっているのは、Pb(鉛)、Cd(カドミウム)、Cr6+(6価クロム)、Hg(水銀)、PBB(ポリブロモビフェニル)、PBDE(ポリブロモジフェニルエーテル)、DEHP(フタル酸ビス(2-エチルヘキシル))、BBP(フタル酸ブチルベンジル)、DBP(フタル酸ジブチル)、DIBP(フタル酸ジイソブチル)の10物質です。

規制濃度(閾値)については、カドミウムのみ質量分率で0.01%(100ppm)、それ以外の全ての禁止物質については0.1%(1000ppm)です。

これら10物質を、しきい値(Cdは0.01%、他は0.1%)を超えて含有する製品はEU内では販売できませんが、技術的に代替が困難な用途については、適用除外が認められています。

SiC-MOSFETモジュールのRoHS対応に対し、特に関連性が深いものが各チップ、DCBを接続するためのはんだに含まれる鉛(Pb)です。当社製品SiC-MOSFETモジュールのRoHS規制対応については、当社web掲載のステータスリストをご参照ください。

來歷一覽表

[illegible]

はじめに

本取扱説明書は、SiC-MOSFETモジュールの仕様や主特性、各種設計（ゲート回路、放熱・保護回路）および使用上の注意事項に関する説明書です。

本取扱説明書の記載内容は、見直しなどのため、予告なく変更されることがあります。

最新情報（各製品の個別仕様やアプリケーションに関する詳細）は、当社Webサイト（<https://www.minebea-psd.com>）を参照してください。

不明な場合は、下記当社営業窓口までお問い合わせください。

ミネベアパワーデバイス株式会社 ビジネスオペレーション統括部 営業部
〒105-0021 東京都港区東新橋1-9-3（ミネベアミツミ 東京クロステックガーデン内）
TEL：(03) 4564-4415

用語・略語の説明

本取扱説明書に使用している用語・略語については、下表を参照してください。

用語・略語	原語	意味
SiC	Silicon Carbide	炭化ケイ素
MOSFET	Metal Oxide Semiconductor Field Effect Transistor	金属-酸化膜構造電界効果トランジスタ
IGBT	Insulated Gate Bipolar Transistor	絶縁ゲート形バイポーラトランジスタ
DCB	Direct Copper Bonding	セラミックス基板に銅板を直接接合し、銅回路を形成した電子部品
PCB	Printed Circuit Board	プリント配線基板
PWM	Pulse Width Modulation	パルス幅変調
SBD	Schottky Barrier Diode	ショットキーバリアダイオード
REACH規則	Registration, Evaluation, Authorisation and Restriction of Chemicals	化学物質の登録、評価、認可及び制限（に関するEU規則）

目 次

1 章. SiC-MOSFETモジュール	
1-1. 形式名の付け方	1-1
1-2. 製造ロット番号の見方	1-1
1-3. モジュールの基本構造	1-2
1-4. SiC-MOSFET素子の構造	1-2
1-5. SiC-MOSFET素子の記号と動作原理	1-3
2 章. スペックの記載事項	
2-1. スペックの記載項目	2-1
2-2. 用語説明	2-3
2-3. 電気的特性	2-4
2-4. SiC-MOSFETモジュールの特性	2-6
3 章. 使用上の注意	
3-1. ディレーティング	3-1
3-2. ゲート駆動回路	3-2
3-3. 並列接続	3-9
3-4. 放熱設計方法	3-12
3-5. 熱抵抗と放熱設計	3-15
3-6. 保護回路	3-21
4 章. 取付け上の注意	
4-1. SiC-MOSFETモジュールの冷却フィンへの取付け	4-1
4-2. 端子への取付け	4-3
4-3. バスバーとキャパシタ接続の設計リファレンス	4-5
4-4. バスバー取付け時の注意事項	4-6
4-5. PCBの取付け	4-7
4-6. 取付け環境	4-8
4-7. 保管・運搬上の注意事項	4-8
4-8. 静電破壊に対する注意事項	4-8
4-9. SiC-MOSFETモジュールの回路配置、配線方法	4-9
4-10. 測定上の注意事項	4-9

5 章. 信頼性	
5-1. 故障率	5-1
5-2. 故障因子	5-1
5-3. 信頼性試験	5-2
5-4. 品質保証体系図	5-3
6 章. トラブル時の対応	
6-1. SiC-MOSFETモジュールの故障モード (電氣的故障モード)	6-1
6-2. デバイスチェック方法	6-7
7 章. 事故時の注意事項	
7-1. 警告事項	7-1
7-2. 注意事項	7-1

目 次

図番号	名 称	ページ番号
図1.1	SiC-MOSFETモジュールの基本構造	1-2
図1.2	SiC-MOSFET素子断面構造	1-2
図1.3	SiC-MOSFETの記号(Nチャネル)	1-3
図1.4	SiC-MOSFETの動作原理	1-3
図2.1	ドレイン電流－ドレイン・ソース間電圧特性 ($V_{DS}-I_D$ 特性)：代表例	2-6
図2.2	ゲート電荷特性($V_{GS}-Q_g$)：代表例	2-7
図2.3	SiC-MOSFETの寄生容量	2-7
図2.4	寄生容量のドレイン・ソース間電圧依存性：代表例	2-7
図2.5	ソース電流－ソース・ドレイン間電圧特性 ($V_{SD}-I_S$ 特性)：代表例	2-8
図2.6	スイッチング特性評価回路 (ハーフブリッジ回路)	2-9
図2.7	スイッチング特性の定義	2-9
図2.8	スイッチング時間の I_D 、 I_S 依存性：代表例	2-10
図2.9	スイッチング時間の r_g 依存性：代表例	2-10
図2.10	スイッチング損失の I_D 依存性：代表例	2-11
図2.11	スイッチング損失の r_g 依存性：代表例	2-12
図2.12	逆バイアス安全動作領域(RBSOA)	2-13
図2.13	逆回復安全動作領域(RRSOA)	2-13
図2.14	過渡熱抵抗	2-14
図3.1	リカバリ時の dV_{DS}/dt により発生する誤点弧の原理	3-4
図3.2	誤点弧防止方法	3-4
図3.3	ゲート電荷特性($V_{GS}-Q_g$)：代表例	3-5
図3.4	同期整流動作モードとデッドタイムの例	3-6
図3.5	主回路構成例(上下アーム1相構成)	3-7
図3.6	制御信号、ドライバ電圧、 およびSiC-MOSFETドレイン電圧の関係	3-8
図3.7	nHPD2パッケージを2個並列接続した3相インバータの実装例	3-10
図3.8	並列接続されたモジュールとドライバ回路の接続例	3-10
図3.9	並列接続時の主配線インダクタンス	3-11
図3.10	アンバランス電流の均等化	3-11

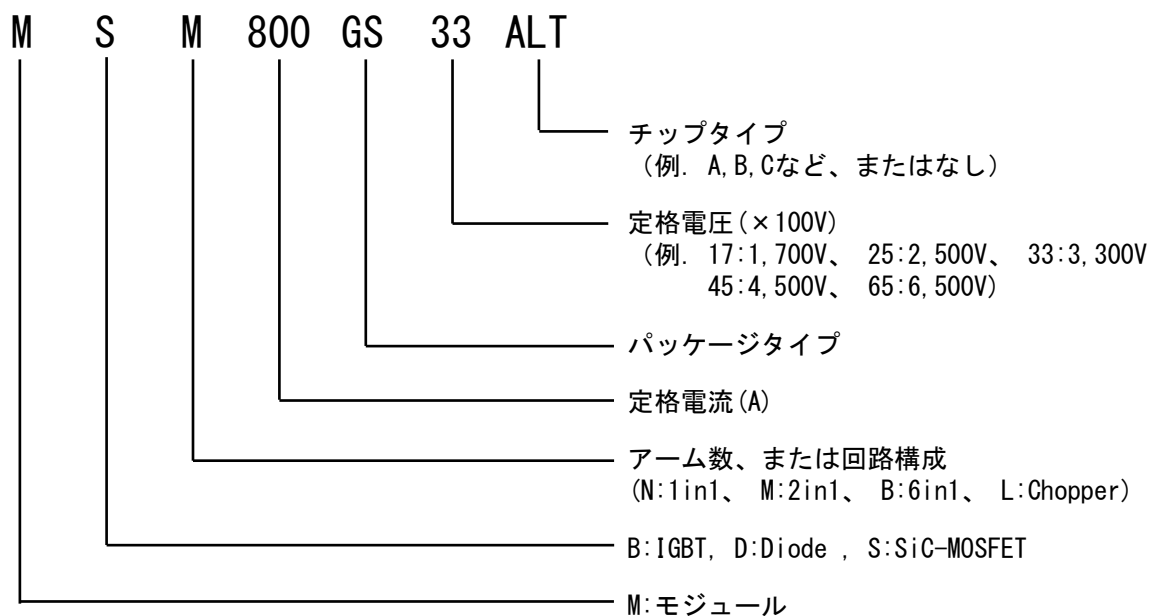
図3.11	SiC-MOSFETとボディダイオードのモードスイッチング波形と発生損失	3-12
図3.12	2レベルインバータの動作モード波形	3-13
図3.13	SiC-MOSFETおよびダイオード出力特性の直線近似	3-14
図3.14	温度測定位置	3-15
図3.15	熱等価回路	3-16
図3.16	温度リップル	3-17
図3.17	過渡熱抵抗	3-17
図3.18	インバータ動作の温度リップル	3-17
図3.19	実働パワーサイクル寿命の求め方	3-19
図3.20	実働パワーサイクル寿命推定：レインフローアルゴリズム ..	3-19
図3.21	NTCサーミスタの抵抗値と温度の関係：代表例	3-20
図3.22	SiC-MOSFET短絡試験モード波形	3-21
図3.23	出力短絡と地絡の電流経路	3-22
図3.24	出力短絡模擬試験回路および波形	3-23
図3.25	SiC-MOSFETターンオフおよびダイオードリカバリ時 サージ電圧のドレイン電流依存性：代表例	3-24
図4.1	グリース塗布作業の流れ	4-2
図4.2	ステンシルのパターン例	4-2
図4.3	SiC-MOSFETモジュール締付け順序	4-2
図4.4	不適切なヒートシンクへの取付け 例	4-3
図4.5	端子への許容最大荷重	4-5
図4.6	モジュール側ねじ穴の断面図	4-5
図4.7	パワーモジュール、バスバー、キャパシタ取付けの例	4-6
図4.8	端子へのバスバー取付け方法の例	4-7
図4.9	主端子からの放熱量と主端子両端温度差の関係	4-7
図4.10	PCB取付けねじ締付け順序	5-1
図5.1	半導体デバイスの故障率（バスタブカーブ）	5-3
図5.2	品質保証体系図	6-1
図6.1	SiC-MOSFETモジュールの故障モード	6-1
図6.2	故障モードA：過電流	6-2
図6.3	故障モードB：過電圧	6-2
図6.4	故障モードC：ゲート過電圧	6-3, 6-4
図6.5	故障モードD：ジャンクション温度上昇過大	6-4
図6.6	故障モードE：ボディダイオードの破壊	6-5
図6.7	故障モードF：信頼性、および製品取り扱いに関する破壊	6-5, 6-6

表 目 次

表番号	名 称	ページ番号
表2.1	スペック例 (MSM800GS33ALT)	2-1
表2.2	最大定格	2-3
表2.3	静特性	2-4
表2.4	動特性	2-5
表2.5	熱的特性	2-5
表2.6	サーミスタ特性	2-5
表4.1	SiC-MOSFETモジュール取付け部の推奨トルク値	4-1
表4.2	推奨の取付け穴径と面取り値 (mm)	4-3
表4.3	スクリュー端子部取付け時のトルク	4-4
表4.4	ねじ穴各部の寸法 (パッケージタイプ : nHPD2) (図4.6、a、b、c)	4-5
表4.5	PCB取付けねじ端子部の推奨締付トルク	4-7
表5.1	故障の原因	5-1
表5.2	実施している代表的な信頼性試験項目 (例)	5-2
表6.1	素子特性の確認方法 (参考)	6-7

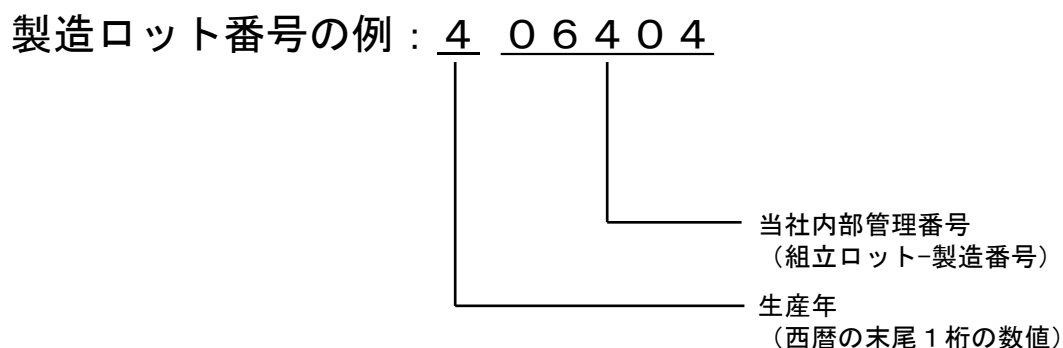
1 章. SiC-MOSFETモジュール

1-1. 形式名の付け方



1-2. 製造ロット番号の見方

製品に表示される銘板には、上記形式以外に以下のような製造番号が表示されます。



1-3. モジュールの基本構造

図1.1に、SiC-MOSFETモジュールの基本構造を示します。

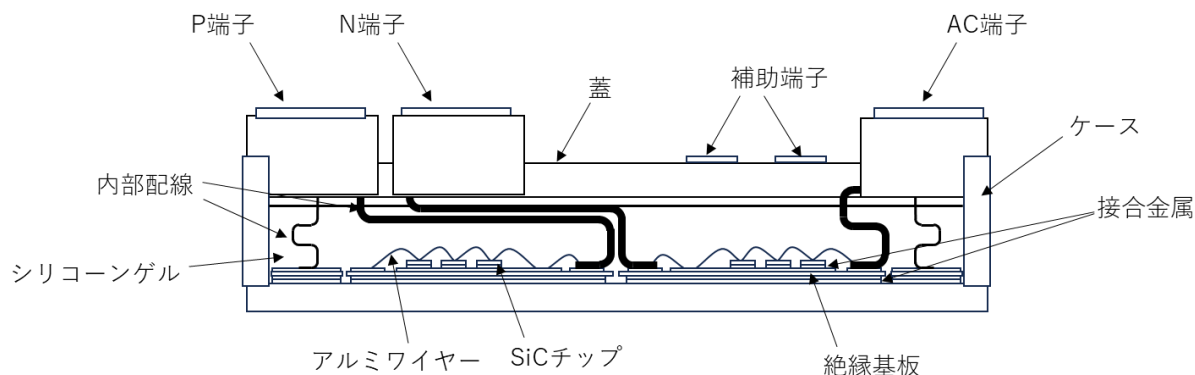


図1.1 SiC-MOSFETモジュールの基本構造

1-4. SiC-MOSFET素子の構造

SiC-MOSFET素子の断面構造を図1.2に示します。図では縦型プレーナゲート構造(Nチャネル)の例を示しています。SiC-MOSFETは、シリコン(Si)と炭素(C)から構成されるSiC(化合物半導体)材料を用いた金属酸化膜半導体電界効果トランジスタ(Metal Oxide Semiconductor Field Effect Transistor)です。SiCを用いた場合、Siと比べて絶縁破壊電界強度が約10倍であるため、高い耐圧を支えることができます。これにより、N-SiCエピタキシャル層の厚さを薄く、高濃度にドーピングすることが可能になります。その結果、従来のSi素子と比較して低オン抵抗化が可能となります。またユニポーラデバイスであるため、Si-IGBTよりも高速な動作が可能であり、高出力・高電圧化が進むパワートランジスタにおいて、SiC-MOSFETが期待されています。

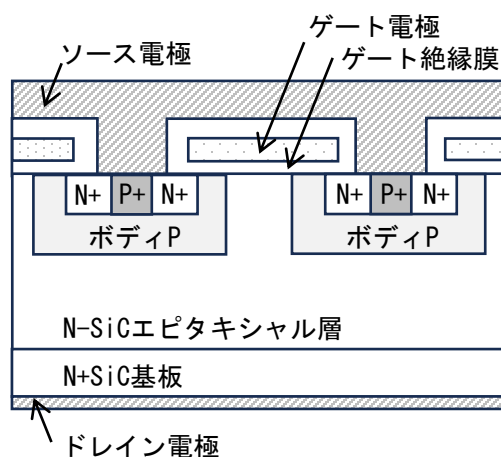


図1.2 SiC-MOSFET素子断面構造

1-5. SiC-MOSFET素子の記号と動作原理

1-5-1. SiC-MOSFET素子の記号

SiC-MOSFETの記号を図1.3に示します。図はnチャネル型SiC-MOSFETの場合を示しています。大きな電流を流すパワーMOSFETではボディとソースをショートし、ゲートとソース間に電圧を印加して、ドレインとソース間が導通するスイッチング素子として使われます。ボディとソースをショートさせることで寄生的に生成されるダイオードをボディダイオードと呼びます。SiC-MOSFETの記号はこのボディダイオードを含めて、以下の記号で表されます。

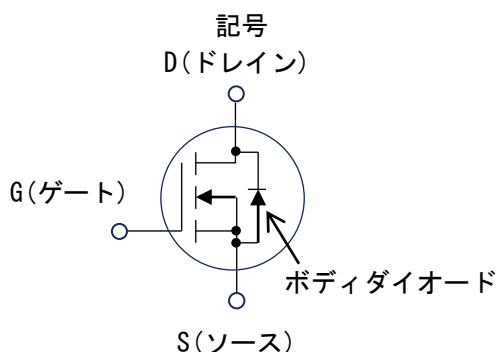


図1.3 SiC-MOSFETの記号 (Nチャネル)

1-5-2. SiC-MOSFETの動作原理

SiC-MOSFETの動作原理を図1.4に示します。下図プレーナゲート構造 (Nチャネル) において、ソースに対し正の電圧をドレインに印加します。電圧が閾値以上になると、ゲート絶縁膜下のP層にチャネルが形成されてオン状態になります。これにより、ドレインからソースに向かってドレイン電流が流れます。ゲートの電圧をソースと同電位 (ゼロ) に戻す、または負バイアスとすることでオフ状態となり、ドレイン電流は流れなくなります。

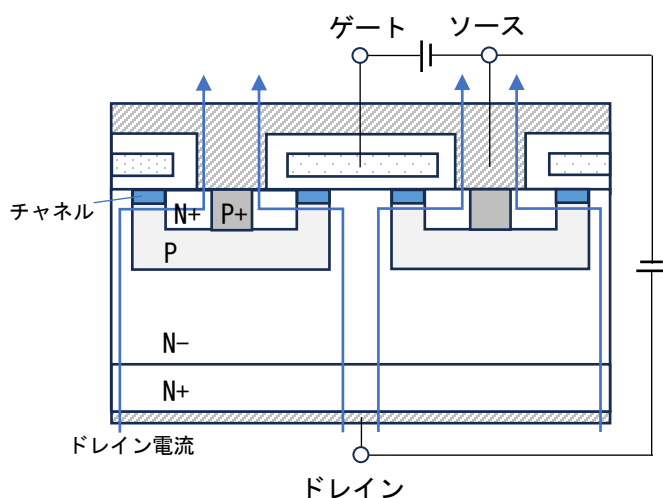


図1.4 SiC-MOSFETの動作原理

2 章. スペックの記載事項



注 意

●半導体デバイスを用いる電子回路の設計にあたっては、使用中いかなる外部条件の変動においても、そのデバイスに指定された『絶対最大定格』を超えないようにしてください。
また、パルスの用途の場合は、さらに、『安全動作領域 (RBSOA・RRSOA)』の定格を超えないようにしてください。

2-1. スペックの記載項目

表2.1にスペック例を示します。

(a) 絶対最大定格 (表2.1の①)

素子破壊につながる直接的な条件 (電氣的、機械的、熱的な使用条件) を記載し、条件既定のうえ、安全範囲を最小値または最大値で表します。

(b) 電氣的特性 (表2.1の②)

素子の機能を代表する電氣的な特性項目を一条件下で規定し、最小値、標準値、最大値として表現します。大きく分けて、静特性 (直流特性)、動特性 (スイッチング特性)、熱的特性の3つがあります。

(c) その他、注意事項 (表2.1の③および④)

表2.1 スペック例 (MSM800GS33ALT)

Minebea Power Semiconductor Device Inc.			
SiC MODULE			
Spec.No.IGBT-SP-21026 R4 P 1			
MSM800GS33ALT			
SiC MOSFET 3300V			
FEATURES			
• Ultra low switching loss with SiC MOSFET • High current density package • Low stray inductance & low Rth(j-c) • Half-bridge (2in1)			
• Built in temperature sensor • Scalable large current easily handled by paralleling • Equipped with current sensing terminals • Sintered copper bonding technology • SBD-less SiC module			
ABSOLUTE MAXIMUM RATINGS (Tc=25°C)			
Item	Symbol	Unit	MSM800GS33ALT
Drain Source Voltage	V _{DS}	V	3,300
Gate Source Voltage	V _{GS}	V	+20/-15
Drain Current	DC	I _D	800
	1ms	I _{DM}	1,600
Source Current	DC	I _S	800
	1ms	I _{SM}	1,600
Junction Temperature	T _{vj,op}	°C	-40 ~ +175
Storage Temperature	T _{stg}	°C	-40 ~ +150
Isolation Voltage	V _{ISO}	V _{RMS}	6,000(AC 1 minute)
Screw Torque	Terminals (M3/M8)	M	0.8/15
	Mounting (M8)	M	8.0 (1)
Notes: (1) Recommended Value 5.5±0.5N·m			

素子型式

スペック管理番号

①

③

表2.1 スペック例 (MSM800GS33ALT) (続き)

ELECTRICAL CHARACTERISTICS

Item	Symbol	Unit	Min.	Typ.	Max.	Test Conditions
Drain Source Cut-Off Current	I_{OSS}	mA	-	-	0.05	$V_{DS}=3,300V, V_{GS}=0V, T_V=25^{\circ}C$
			-	-	1	$V_{DS}=3,300V, V_{GS}=0V, T_V=175^{\circ}C$
Gate Source Leakage Current	I_{GSS}	nA	-	-	+100	$V_{GS}=20V, V_{DS}=0V, T_V=25^{\circ}C$
			-100	-	-	$V_{GS}=-15V, V_{DS}=0V, T_V=25^{\circ}C$
Drain Source on-state Voltage	$V_{DS(on)}$	V	-	2.3	-	$I_D=800A, V_{GS}=15V, T_V=25^{\circ}C$
			-	4.2	5.5	$I_D=800A, V_{GS}=15V, T_V=175^{\circ}C$
Gate Source Threshold Voltage	$V_{GS(th)}$	V	2.2	3.0	3.8	$V_{DS}=10V, I_D=800mA, T_V=25^{\circ}C$
Input Capacitance	C_{iss}	nF	-	230	-	$V_{DS}=10V, V_{GS}=0V, f=100kHz, T_V=25^{\circ}C$
Internal Gate Resistance	$R_{G(int)}$	Ω	-	2.15	-	
Turn On Delay Time	$t_{d(on)}$		-	1.0	-	$V_{DD}=1,800V, I_D=800A$
Rise Time	t_r	μs	-	0.44	-	$L_S=40nH, R_{G(on/off)}=1/1.5\Omega$ (2)
Turn Off Delay Time	$t_{d(off)}$		-	1.7	-	$V_{GS}=+15V/-10V, T_V=175^{\circ}C$
Fall Time	t_f		-	0.25	-	
			-	1.7	-	$I_S=800A, V_{GS}=15V, T_V=25^{\circ}C$
Source Drain Voltage	V_{SD}	V	-	3.8	5	$I_S=800A, V_{GS}=15V, T_V=175^{\circ}C$
			-	8.2	-	$I_S=800A, V_{GS}=-10V, T_V=25^{\circ}C$
			-	6.4	-	$I_S=800A, V_{GS}=-10V, T_V=175^{\circ}C$
Reverse Recovery Time	t_{rr}	μs	-	0.8	-	$V_{DD}=1,800V, I_S=800A, L_S=40nH, R_{G(on/off)}=1/1.5\Omega, T_V=175^{\circ}C$
Turn On Loss	E_{on}	J/P	-	0.95	-	$V_{DD}=1,800V, I_D=800A, L_S=40nH, R_{G(on/off)}=1/1.5\Omega$ (2)
Turn Off Loss	E_{off}	J/P	-	0.39	-	$V_{GS}=+15V/-10V, T_V=175^{\circ}C$
Reverse Recovery Loss	E_{rr}	J/P	-	0.07	-	
Stray inductance module	L_{SC}	nH	-	10	-	Between D1(main) and S2(main)
	Resistance	R_{DS}	-	5	-	$T_C=25^{\circ}C$
NTC-Thermistor	Deviation	$\Delta R/R$	%	-5	5	$T_C=25^{\circ}C$
	B-constant	$B_{(25/50)}$	K	3375	-	Between $25^{\circ}C$ and $50^{\circ}C$
Thermal Impedance	MOS	$R_{th(j-c)}$	K/W	-	0.024	Junction to case
Contact Thermal Impedance		$R_{th(c-f)}$	K/W	-	0.02	Case to fin(per 1 arm)

Notes: (2) R_G value is a test condition value for evaluation, not recommended value.Please determine the suitable R_G value by measuring switching behavior and checking results with the respective SOA.

* Please contact our representatives at order.

* For improvement, specifications are subject to change without notice.

* For actual application, please confirm this spec sheet is the newest revision.

* ELECTRICAL CHARACTERISTIC items shown in above table are according to IEC 60747.

2-2. 用語説明

以下に仕様書などに使用している用語について説明します。

表2.2 最大定格

用語		記号	定義
ドレイン・ソース間電圧		V_{DS}	ゲート（以下G）・ソース間（以下S）を短絡した状態で、ドレイン（以下D）・ソース間に印加できる最大電圧
ゲート・ソース間電圧		V_{GS}	D-Sを短絡した状態で、G-S間に印加できる最大電圧
ドレイン電流		I_D	ドレインからソースに連続的に流し得る直流電流の最大値
		I_{DM}	定義したパルス幅でドレインからソースに流し得るパルス電流の最大値
ソース電流		I_S	ソースからドレインに連続的に流し得る直流電流の最大値
		I_{SM}	定義したパルス幅でソースからドレインに流し得るパルス電流の最大値
接合温度		T_{Vjmax}	素子に異常を引き起こさず動作できる最大チップ温度
連続動作時接合温度		T_{Vjop}	素子を連続的に動作させることが可能な接合部の温度
保存温度		T_{stg}	SiC-MOSFETモジュールに電氣的負荷を加えない状態で、保存または輸送できる温度範囲
絶縁耐圧		V_{ISO}	SiC-MOSFETモジュールの電極全てを短絡した状態で、電極とヒートシンク取付面間で許容する正弦波電圧実効値の最大値
締付けトルク	Terminals	—	端子部に配線材などを所定のねじ、ボルトなどで取り付けるとき、許容されるトルクの最大値
	Mounting	—	所定のねじ、ボルトなどで素子と外部端子を取り付けるとき、許容されるトルクの最大値
	PCB Mounting	—	素子にPCBをねじなどで取り付けるとき、許容されるトルクの最大値

2-3. 電気的特性

表2.3 静特性

用語	記号	定義
ドレイン・ソース間遮断電流	I_{DSS}	G-S間を短絡した状態で、D-S間に指定電圧を印加したときに流れるドレイン漏れ電流
ゲート・ソース間漏れ電流	I_{GSS}	D-Sを短絡した状態で、G-S間に指定電圧を印加したときのG-S間の漏れ電流
ゲート・ソース間しきい値電圧	$V_{GS(th)}$	D-S間に指定の電圧を印加した状態で、ゲート・ソース間に電圧を印加して、所定のドレイン電流 I_D が流れるG-S間電圧（しきい値領域）
ドレイン・ソース間オン電圧	$V_{DS(on)}$	指定のG-S間電圧において、所定のドレイン電流 I_D を流した時の、D-S間電圧
入力容量	C_{iss}	D-S間を交流的に短絡した状態で、G-S間及びD-S間に指定電圧を印加したときのG-S間、およびD-G間容量
出力容量	C_{oss}	G-S間を交流的に短絡した状態で、G-S間及びD-S間に指定電圧を印加したときのD-S間容量およびD-G間容量の和
帰還容量	C_{rss}	G-S間、D-S間を交流的に短絡した状態でG-S間及びD-S間に指定の電圧を印加した時のD-G間容量
ソース・ドレイン間電圧	V_{SD}	指定された条件のもとで、所定のソース電流 I_S を流した時のソース・ドレイン間電圧
内蔵ゲート抵抗	r_{Gint}	モジュールに内蔵するゲート直列抵抗
ゲート電荷量	Q_g	SiC-MOSFET駆動時にゲートに注入が必要な電荷量
寄生インダクタンス	L_{SCE}	SiC-MOSFETモジュールの寄生インダクタンス

表2.4 動特性

用語	記号	定義
ターンオン遅延時間	$t_{d(on)}$	指定された条件のもとで、ゲート電圧が順バイアス最大値の10%に達したときから、素子がオン状態に遷移して、ドレイン電流が設定値の10%に達するまでの時間
上昇時間	t_r	ドレイン電流が、設定値の10%から90%に達するまでの時間
ターンオフ遅延時間	$t_{d(off)}$	指定された条件のもとで、ゲート電圧が順バイアス最大値の90%に下降したときから、素子がオフ状態に遷移して、ドレイン電流が設定値の90%に下降するまでの時間
下降時間	t_f	ドレイン電流が設定値の90%から10%に下降するまでの時間
逆回復時間	t_{rr}	指定された条件のもとで、SiC-MOSFETのボディダイオードの逆回復電流が消滅するのに要する時間
ターンオン損失	E_{on}	指定された条件のもとで、SiC-MOSFETがターンオンする際に発生する損失（図2.7参照）
ターンオフ損失	E_{off}	指定された条件のもとで、SiC-MOSFETがターンオフする際に発生する損失（図2.7参照）
短絡電流	I_{SC}	指定された回路条件のもとで、SiC-MOSFETが短絡状態になったときの電流
短絡耐量時間	t_{SC}	指定された回路条件のもとで、SiC-MOSFETが短絡電流の通電を開始してから破壊するまでの時間
逆回復損失	E_{rr}	指定された条件のもとで、SiC-MOSFETのボディダイオードが逆回復する際に発生する損失（図2.7参照）

表2.5 熱的特性

用語	記号	定義
熱抵抗	$R_{th(j-c)}$	SiC-MOSFETのチップ（接合部:Junction）－ケース (Case) 間熱抵抗
	$R_{th(c-f)}$	SiC-MOSFETモジュールをヒートシンクにサーマルグリスを用いて推奨トルク値で取付けた状態でのケース (Case)－ヒートシンク (Fin) 間熱抵抗
	$R_{th(f-a)}$	ヒートシンク (Fin)－周囲 (Ambient) 間熱抵抗

表2.6 サーマスタ特性

用語	記号	定義
サーミスタ抵抗	R	指定された温度条件でのサーミスタ端子間の抵抗値
サーミスタ漏れ電流	－	サーミスタ端子以外を短絡した状態で、規定の電圧を加えたときサーミスタ端子との間に流れる電流

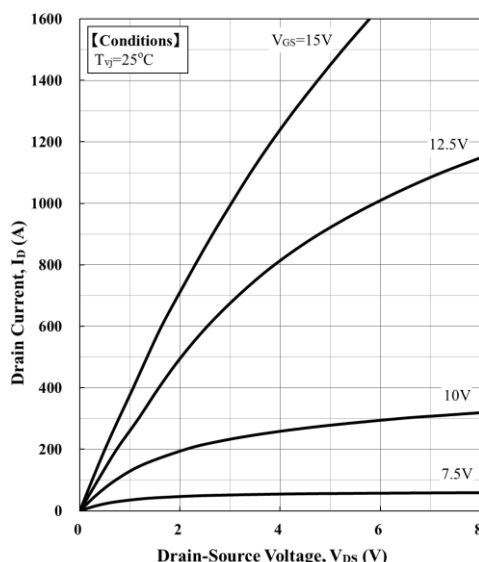
2-4. SiC-MOSFETモジュールの特性

3.3kV/800A 2in1 SiC-MOSFETモジュール、MSM800GS33ALTを例にして、代表的な特性の項目、内容と使用目的を下記に示します。

2-4-1. 静特性

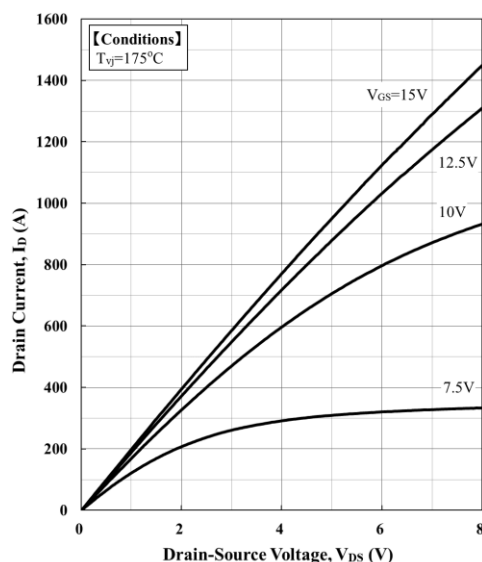
(1) ドレイン・ソース間電圧ードレイン電流特性 (V_{DS} - I_D 特性)

V_{DS} - I_D 特性はゲート・ソース間電圧 V_{GS} をパラメータとして、ドレイン・ソース間電圧 V_{DS} とドレイン電流 I_D との関係を表し、SiC-MOSFETの導通に伴う発生損失を求める目的で使用します。図2.1(a)は $T_{vj}=25^{\circ}\text{C}$ 、(b)は $T_{vj}=175^{\circ}\text{C}$ の V_{DS} - I_D 特性を示します。このSiC-MOSFETは $V_{GS}=15\text{V}$ のオン状態で設計されています。また、 $V_{GS}<13\text{V}$ では高温ほど I_D が増加する傾向があり、例えば並列接続した場合など一つの素子に電流が集中し、熱暴走する危険がありますので、オン状態での $V_{GS}<13\text{V}$ は推奨されません。



$V_{DS}[\text{V}] = a_2 \cdot I_D ^2 + a_1 \cdot I_D + a_0$				
Temp.[$^{\circ}\text{C}$]	$V_{GS}[\text{V}]$	a_2	a_1	a_0
25	15	9.29.E-07	2.07.E-03	4.56.E-02

(a) $T_{vj}=25^{\circ}\text{C}$



$V_{DS}[\text{V}] = a_2 \cdot I_D ^2 + a_1 \cdot I_D + a_0$				
Temp.[$^{\circ}\text{C}$]	$V_{GS}[\text{V}]$	a_2	a_1	a_0
175	15	5.19.E-07	4.74.E-03	3.69.E-02

(b) $T_{vj}=175^{\circ}\text{C}$

図2.1 ドレイン電流ードレイン・ソース間電圧特性 (V_{DS} - I_D 特性) : 代表例

(2) 容量特性

図2.2はゲート電荷特性(V_{GS} - Q_g)特性を示します。 V_{GS} - Q_g 特性は、SiC-MOSFETを駆動するのに必要な電荷量を示し、ドライバ回路の出力に関する電源容量を求めるために使用します。本グラフを使って、ドライバ回路の損失を計算する方法は3章で説明します。また、SiC-MOSFETの寄生容量を図2.3に示します。入力容量 C_{iss} 、出力容量 C_{oss} 、帰還容量 C_{rss} のドレイン・ソース間電圧依存性を図2.4に示します。これらの特性はデッドタイム等駆動回路設計の際に使用ください。

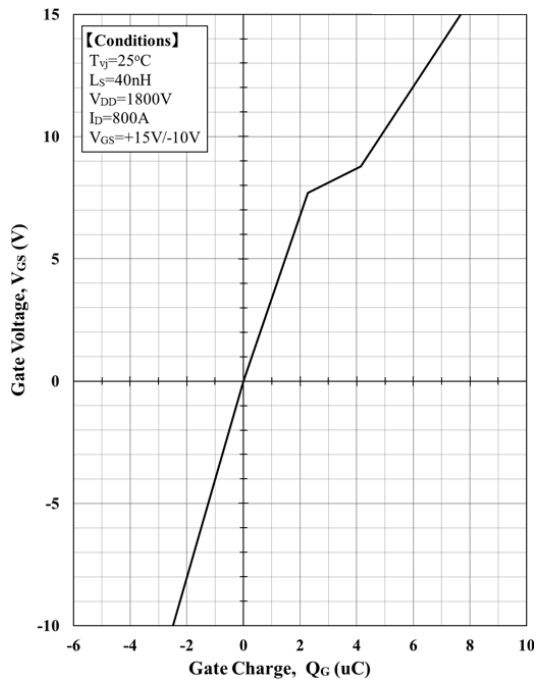


図2.2 ゲート電荷特性 ($V_{GS}-Q_g$): 代表例

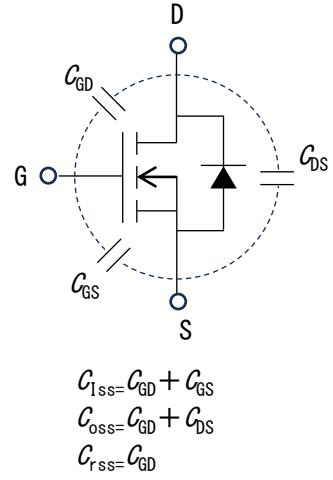


図2.3 SiC-MOSFETの寄生容量

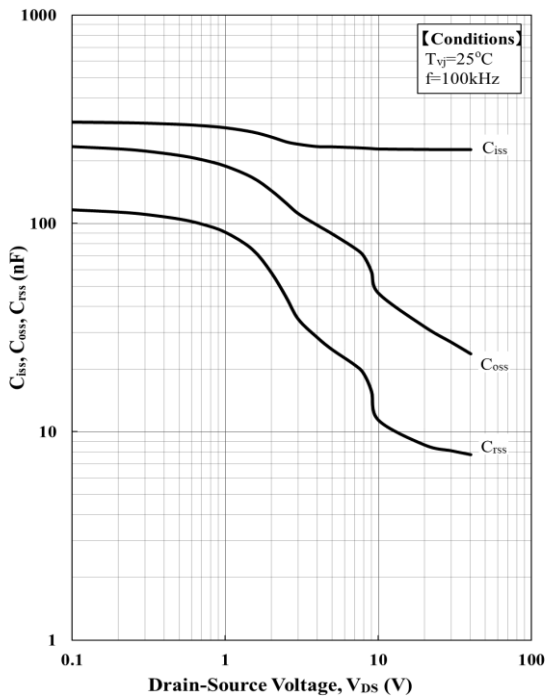


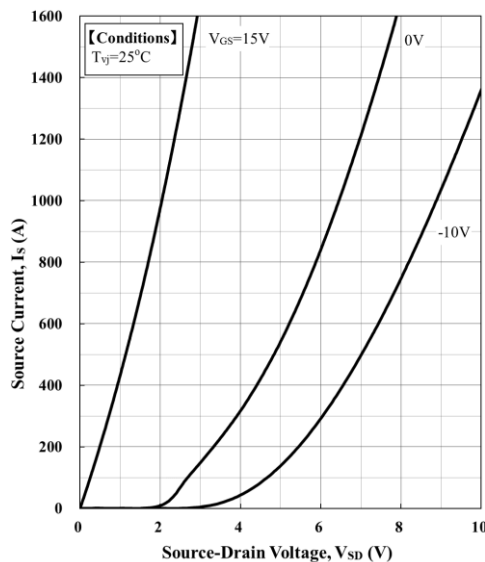
図2.4 寄生容量のドレイン・ソース間電圧依存性: 代表例

(3) ソース・ドレイン間電圧－ソース電流特性（ $V_{SD}-I_S$ 特性）

$V_{SD}-I_S$ 特性はゲート・ソース間電圧 V_{GS} をパラメータとして、ソース・ドレイン間電圧 V_{SD} とソース電流 I_S との関係を表します。図2.5の(a)は $T_{vj}=25^{\circ}\text{C}$ 、(b)は $T_{vj}=175^{\circ}\text{C}$ の $V_{SD}-I_S$ 特性を示しています。

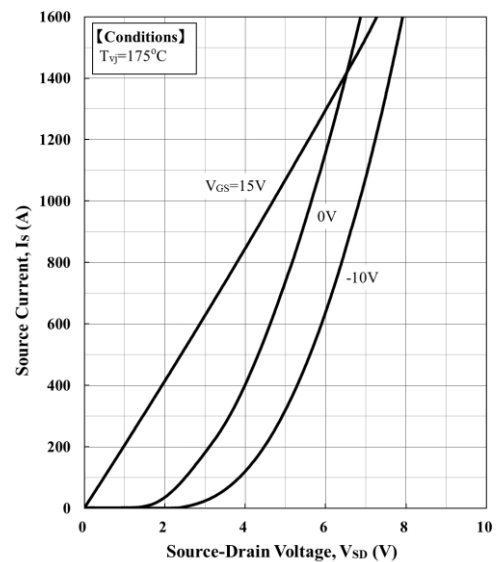
V_{GS} がマイナスの場合、SiC-MOSFETに内蔵されているボディダイオードの導通に伴う発生損失を求める目的で使用します。シリコン(Si)の場合よりも高い V_{SD} を示します。 V_{SD} は(Si)の場合と同様負の温度係数をもっていますので、これらを考慮して熱設計を行ってください。

V_{GS} がプラスの場合、チャンネルを介してソースからドレインへ逆電流を流すことができます。この動作モードは同期整流と呼ばれ、ゲートに通常の+15Vの電圧をかけることで実現します。図2.5に示されるように、同期整流を適用することで導通損失を抑えることができるので、この動作モードでの使用を基本推奨します。またこの導通(オン)抵抗の温度係数は正となるので、並列接続で電流が分配されるなどの利点があります。



$V_{SD}[\text{V}] = a_2 \cdot I_S ^2 + a_1 \cdot I_S + a_0$				
Temp.[$^{\circ}\text{C}$]	$V_{GS}[\text{V}]$	a_2	a_1	a_0
25	15	-3.70.E-07	2.39.E-03	2.09.E-02

(a) $T_{vj}=25^{\circ}\text{C}$



$V_{SD}[\text{V}] = a_2 \cdot I_S ^2 + a_1 \cdot I_S + a_0$				
Temp.[$^{\circ}\text{C}$]	$V_{GS}[\text{V}]$	a_2	a_1	a_0
175	15	-2.32.E-07	4.93.E-03	-7.24.E-03

(b) $T_{vj}=175^{\circ}\text{C}$

図2.5 ソース電流－ソース・ドレイン間電圧特性（ $V_{SD}-I_S$ 特性）：代表例

(4) ドレイン・ソース間最大電圧温度依存性

低温側ではドレイン・ソース間の耐圧は低下します。このため、スイッチング試験時のサージ電圧は使用する最低温度で確認ください。なお、最低接合温度まで、素子耐圧をドレイン・ソース間最大電圧を上回るように設計していますので、スペックシートでは最低から最高接合温度まで一定のドレイン・ソース間最大電圧としています。ただし、一部製品では、低温側でドレイン・ソース間最大電圧が低下する特性としていますので、各製品のスペックシートを確認ください。

2-4-2. 動特性

SiC-MOSFETのターンオン、ターンオフ時のスイッチング特性は、電流 I_D 、素子温度 T_{vj} 、ゲート電圧 V_{GS} 、ゲート抵抗 r_g 等種々のパラメータで変化します。また、配線、レイアウトの影響を受けます。このため、実機でスイッチング特性を取得することを強く推奨します。

スイッチング特性は、スイッチング時間とスイッチング損失の2つに大きく分けられます。これらのスイッチング特性は、図2.6で示したハーフブリッジ回路で測定できます。表2.4 動特性項目に記載した、 $t_{d(on)}$ 、 t_r 、 $t_{d(off)}$ 、 t_f 、 E_{on} 、 E_{off} 、 E_{rr} の定義を図2.7に示します。

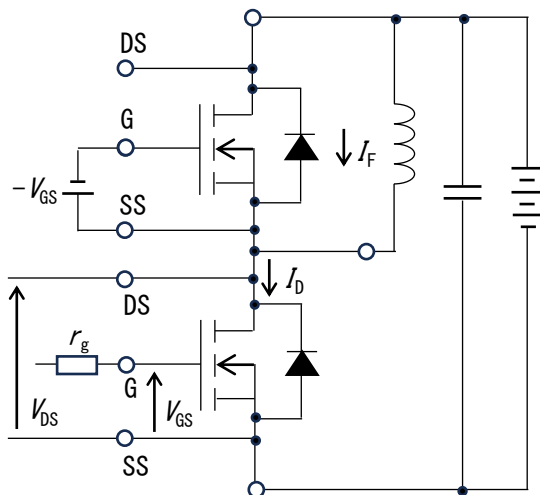


図2.6 スイッチング特性評価回路
(ハーフブリッジ回路)

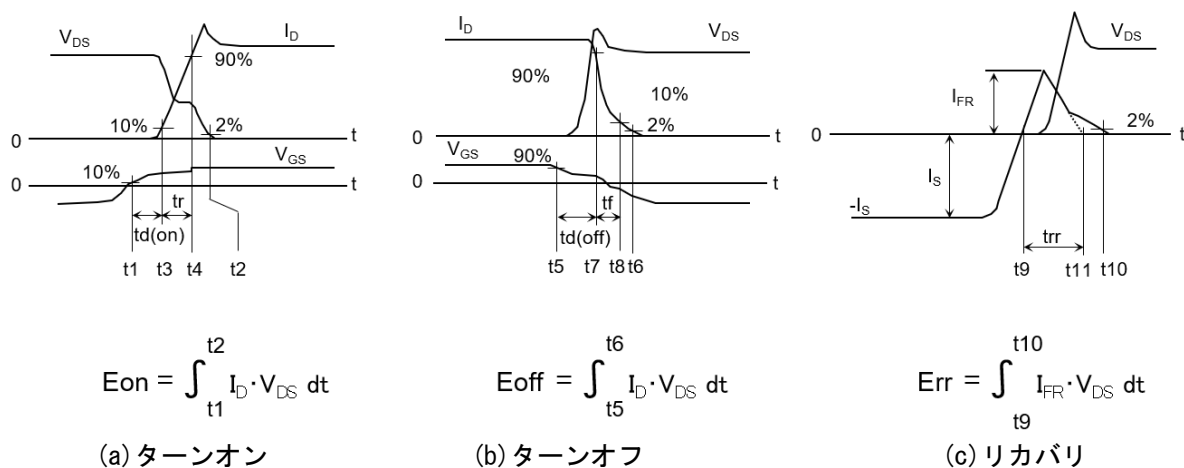


図2.7 スイッチング特性の定義

スイッチング時間のドレイン電流 I_D 、ソース電流 I_S 依存性を図2.8、ゲート抵抗 r_g 依存性を図2.9に示します。このようにスイッチング時間は I_D 、 r_g によって変わりますので、装置設計の際には充分に考慮ください。例えば、スイッチング時間が長くなる条件で使用するとデッドタイム不足により上下アーム短絡が発生し、損失の増加することで素子の破壊につながる可能性があります。また、スイッチング時間が短い場合、特に t_r 、 t_f が短い場合、過渡的な電流変化率 dI/dt が大きくなり、回路の寄生インダクタンス L_s によるサージ電圧 $L_s \times dI/dt$ が直流電圧に重畳します。この電圧により、RBSOAを超えて素子が破壊する可能性もあります。(RBSOAの説明は後述2-4-3項参照)

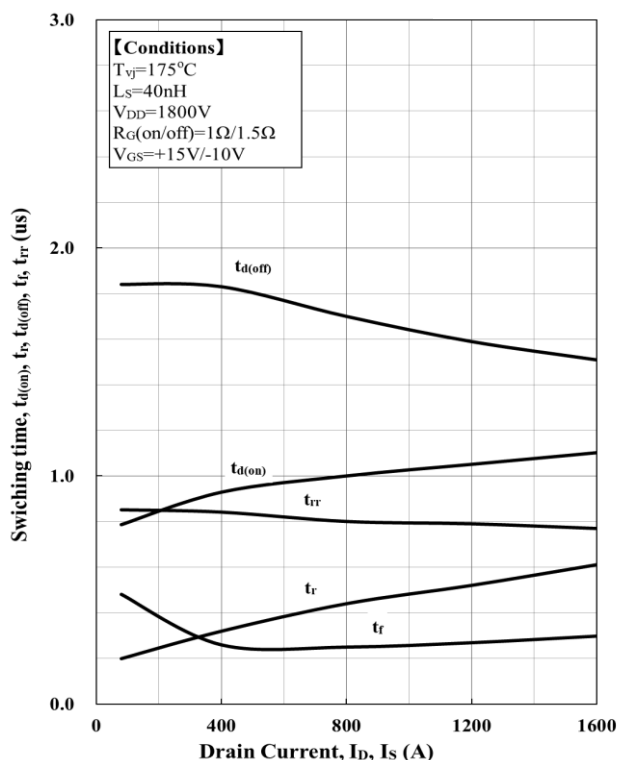


図2.8 スwitchング時間の I_D 、 I_S 依存性：代表例

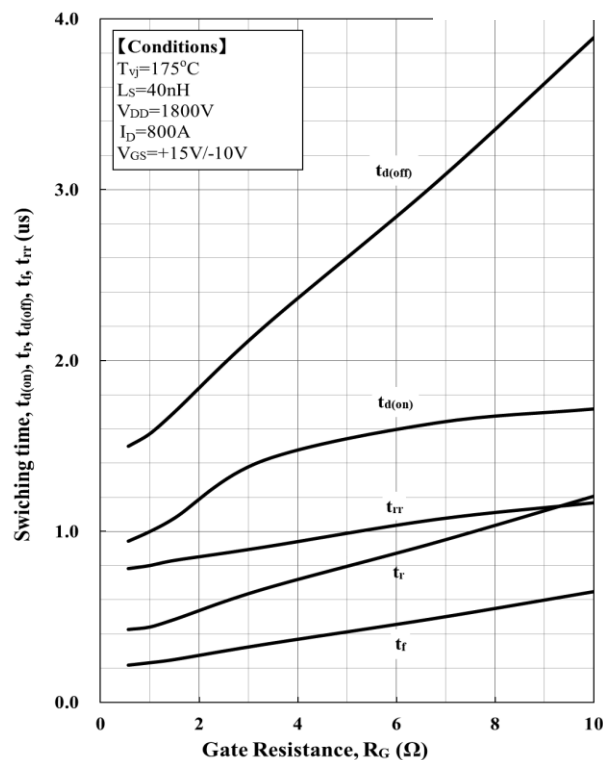
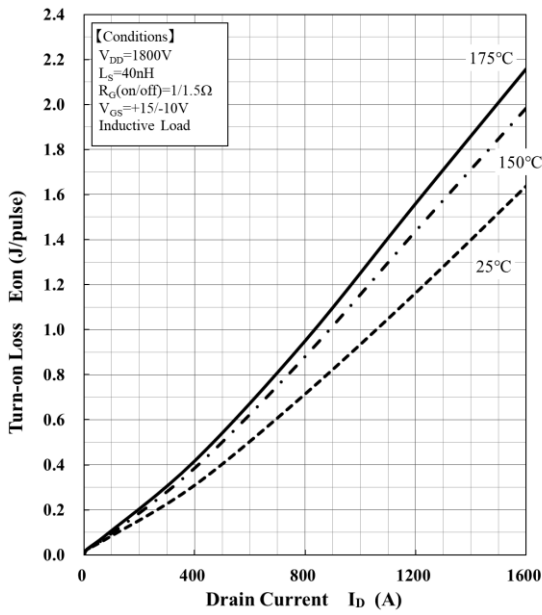


図2.9 スwitchング時間の r_g 依存性：代表例

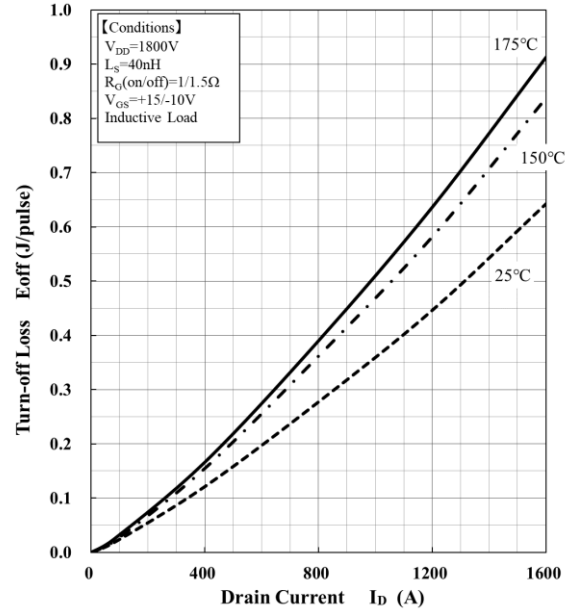
ターンオン損失 E_{on} 、ターンオフ損失 E_{off} はSiC-MOSFETのスイッチング時、リカバリ損失 E_{rr} はボディダイオードが逆回復（リカバリ）するときに発生します。SiC-MOSFET、ボディダイオードともに温度が高いほど損失は増加します。図2.10にスイッチング損失のドレイン電流 I_D 依存性を示します。スイッチング損失は I_D が大きくなるほど増加します。図2.11にスイッチング損失のゲート抵抗 r_g 依存性を示します。 r_g が小さいほどSiC-MOSFETのスイッチング損失、特にターンオン損失は下がります。ただし、スイッチング時間 t_r 、 t_f が短くなるため過渡的な電流変化率 dI/dt が大きくなり、回路の寄生インダクタンス L_s によるサージ電圧 $L_s \times dI/dt$ が大きくなります。

回路の寄生インダクタンスはパワーモジュールの寄生インダクタンスの他に、平滑コンデンサ、平滑コンデンサとパワーモジュール間の配線（バスバー）のインダクタンスの和です。このため、 r_g を決める際には、装置で使用する平滑コンデンサ、バスバー及びゲート回路を使い、スイッチング特性を評価する必要があります。



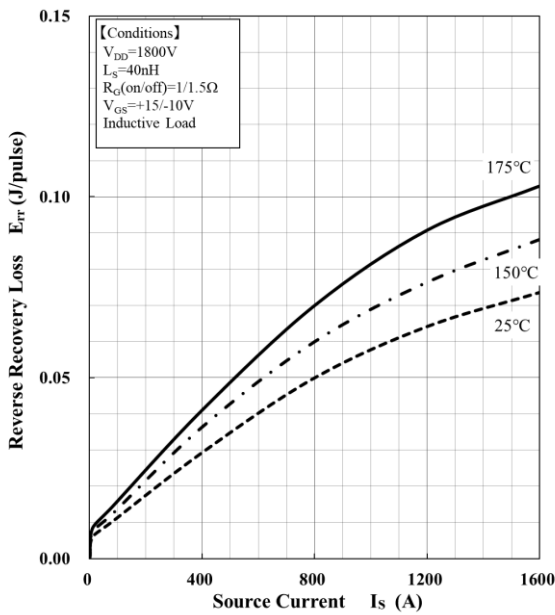
$E [J] = a_2 \cdot I_D ^2 + a_1 \cdot I_D + a_0$			
Temp.[°C]	a_2	a_1	a_0
25	1.78E-07	7.39E-04	5.72E-03
150	1.83E-07	9.56E-04	4.34E-04
175	2.08E-07	1.02.E-03	2.23.E-03

(a) ターンオン損失 E_{on} の I_D 依存性



$E [J] = a_2 \cdot I_D ^2 + a_1 \cdot I_D + a_0$			
Temp.[°C]	a_2	a_1	a_0
25	7.11E-08	2.90E-04	-3.10E-03
150	9.33E-08	3.78E-04	-5.93E-03
175	1.06E-07	4.05.E-04	-5.64.E-03

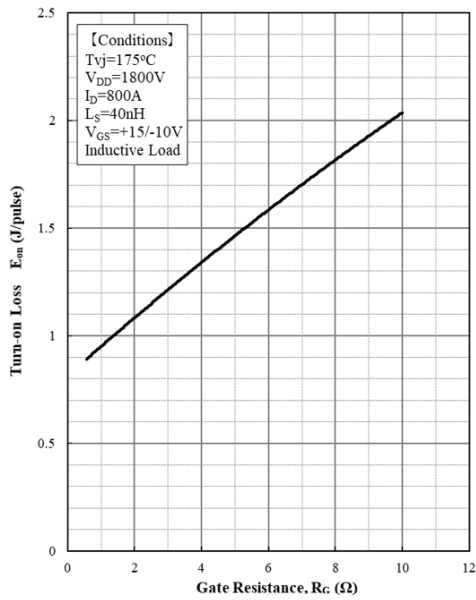
(b) ターンオフ損失 E_{off} の I_D 依存性



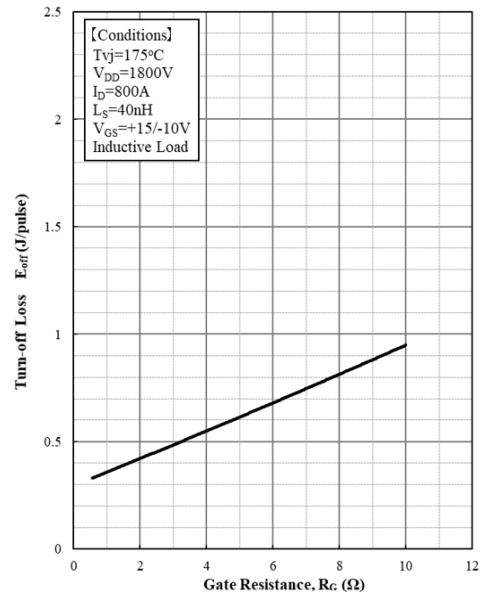
$E [J] = a_2 \cdot I_S ^2 + a_1 \cdot I_S + a_0$			
Temp.[°C]	a_2	a_1	a_0
25	-1.82E-08	7.29E-05	3.22E-03
150	-2.23E-08	8.79E-05	4.07E-03
175	-2.58E-08	1.03.E-04	4.43.E-03

(c) リカバリ損失 E_{rr} の I_S 依存性

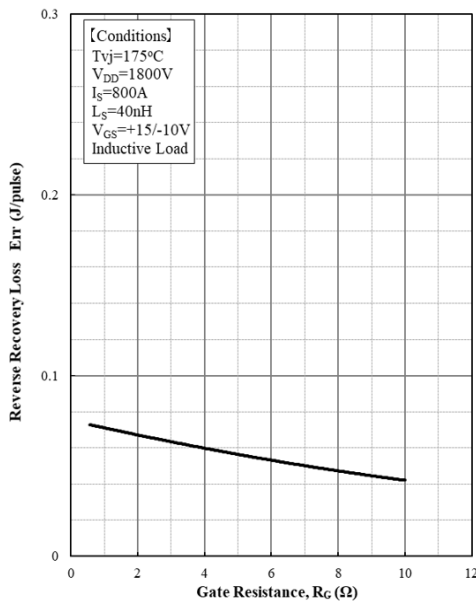
図2.10 スイッチング損失の I_D 依存性：代表例



(a) ターンオン損失 E_{on} の r_g 依存性



(b) ターンオフ損失 E_{off} の r_g 依存性



(c) リカバリ損失 E_{rr} の r_g 依存性

図2.11 スイッチング損失の r_g 依存性：代表例

2-4-3. 逆バイアス安全動作領域 (RBSOA)

SiC-MOSFETを安全にターンオフできるドレイン電圧 (V_{DS}) – ドレイン電流 (I_D) 動作範囲を逆バイアス安全動作領域 (RBSOA: Reverse Bias Safe Operating Area) といいます。図2. 12にMSM800GS33ALTの例を示します。

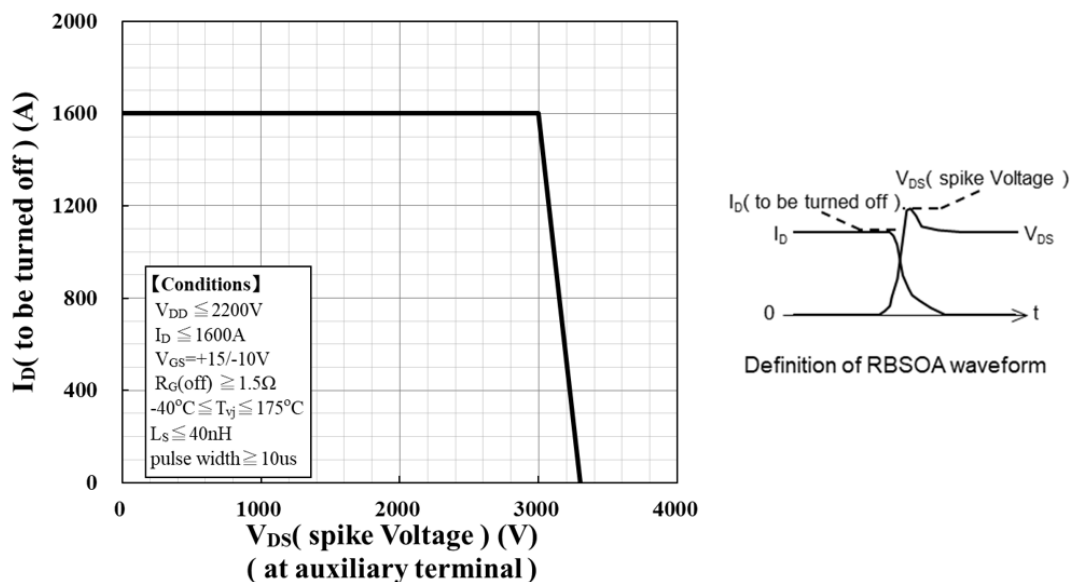


図2. 12 逆バイアス安全動作領域 (RBSOA)

2-4-4. 逆回復安全動作領域 (RRSOA)

SiC-MOSFETのRBSOAと同様に、ボディダイオードに関してもSOAが存在します。ボディダイオードのSOAはリカバリ SOA (RRSOA) と呼ばれ、逆回復 (リカバリ) 中に流れる電流と印加される電圧の積である最大パワーが許容できるエリアとして示されます。図2. 13に例を示します。

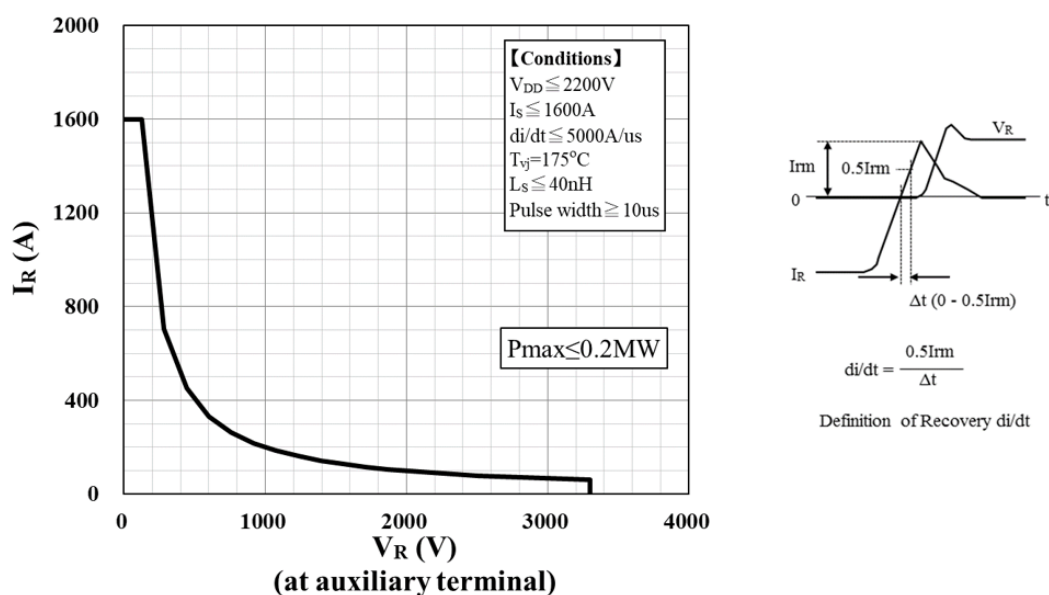


図2. 13 逆回復安全動作領域 (RRSOA)

2-4-5. 過渡熱抵抗

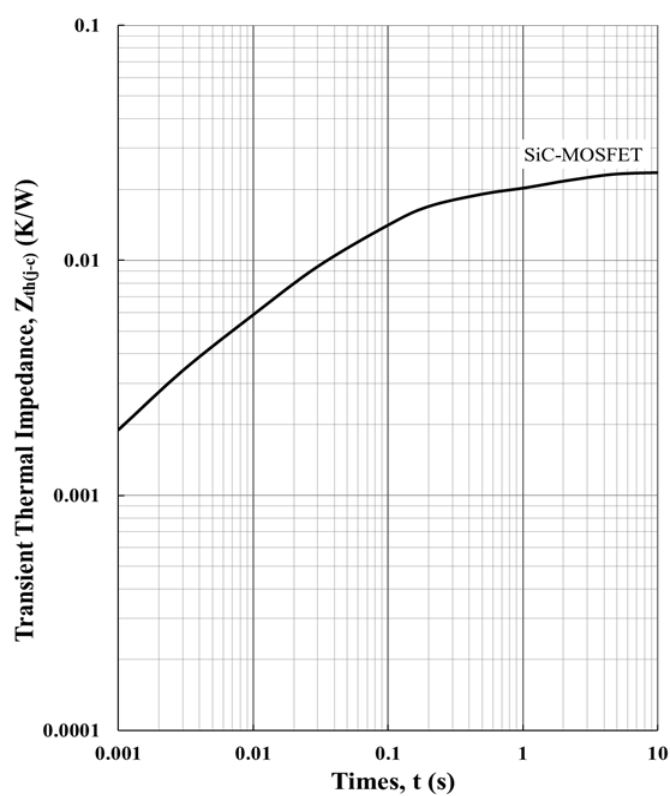
SiC-MOSFETの温度上昇の計算に用いる過渡熱抵抗特性を図2. 14に示します。

過渡熱抵抗を使って、

温度差 $\Delta T(K) = \text{熱抵抗 (K/W)} \times \text{損失 (W)}$

で定義します。

詳細は3章で説明します。



Foster model lumped circuit constant

n	1	2	3	4	Unit
R th, SiC-MOSFET	5.89E-03	1.10E-02	4.70E-03	2.04E-03	K/W
C th, SiC-MOSFET	3.01E+02	8.87E+00	2.46E+00	4.27E-01	J/K

Cauer model lumped circuit constant

n	1	2	3	4	Unit
R th, SiC-MOSFET	3.01E-03	6.75E-03	8.73E-03	5.17E-03	K/W
C th, SiC-MOSFET	3.49E-01	1.82E+00	9.07E+00	3.30E+02	J/K

Transient Thermal Impedance Curve

図2. 14 過渡熱抵抗

3 章. 使用上の注意

3-1. ディレーティング

素子の信頼性を確保するために、以下のようにディレーティングして使用してください。

なお、ここでは三相インバータを例にして示しますが、定格値に対するディレーティングの考え方は、ほかの応用においても共通して考えることができます。

(1) 電圧：定常時は、素子定格 V_{DSS} の80%以下（ピーク電圧）

素子定格 V_{DSS} の50~60%以下（直流電圧）

最大時(非定常時)で、素子定格 V_{DSS} の90%以下（ピーク電圧）

インバータ応用における素子の電圧定格と電源電圧（入力ACライン電圧）の関係は、次式で考えることができます。

$$V_{DSS} = V_{in} \times \sqrt{2} + V_{surge} + V_{reg} + \alpha \quad \text{--- (1)}$$

V_{DSS} ；素子定格電圧

V_{in} ；入力電圧（交流電圧）

V_{surge} ；サージ電圧（跳ね上がり分）

V_{reg} ；回生などに伴う直流電圧の増加分

α ；マージン、安全率

(2) 電流：定常時は、素子定格直流電流の50~60%以下（繰返し電流ピーク値）

最大時(非定常時)で、素子定格直流電流の90%以下（繰返し電流ピーク値）

ただし、接合温度でディレーティングを考慮すれば、それに従って電流のディレーティングも行われることになります。

なお、スペックにおける1ms定格電流 (I_{SM}) は、逆回復時のリカバリ電流を含むピーク電流値、および負荷短絡時の保護などの事故時を想定したものです。特に、負荷短絡時の保護などの事故時の熱履歴が残るような繰返しでの使用はできません。

ディレーティングを考慮した素子の定格直流電流（ドレイン電流定格）の選定は、次式で考えることができます。

$$I_p = P_{inv} \times \kappa \div V_{ac} \div \sqrt{3} \times \sqrt{2} \times \lambda \quad \text{--- (2)}$$

$$I_D > I_p \div \beta \quad \text{--- (3)}$$

I_p ；ピーク電流

P_{inv} ；インバータ容量

κ ；過負荷率

V_{ac} ；交流電圧

λ ；電流リップル率

I_D ；素子の定格直流電流（ドレイン電流定格）

β ；ディレーティングファクタ

(3) 接合温度；定常時は、定格接合温度（最大値）の80%以下

最大時（非定常時）で、定格接合温度（最大値）の90%以下

ケース温度は100°C以下で使用してください。

なお、接合の温度 T_j やケースの温度 T_c の温度変化の繰返しは、その回数によってモジュール内部の部材にストレスを生じさせ、素子寿命を低下させる原因となるので注意してください。

詳細は、3-5項「熱抵抗と放熱設計」を参照してください。

3-2. ゲート駆動回路

SiC-MOSFETのスイッチング時の電圧、電流波形はゲート順バイアス $+V_{GS}$ 、ゲート逆バイアス $-V_{GS}$ 、ゲート抵抗 r_g により変化するため、装置の設計目標に合わせた設定が必要です。以下に $+V_{GS}$ 、 $-V_{GS}$ 、 r_g の留意事項を示します。

3-2-1. ゲート順バイアス： $+V_{GS}$

(1) $+V_{GS}$ はゲート・ソース間最大定格20V以下で設計ください。

(2) ゲート電源電圧の変動は $\pm 10\%$ 以内を推奨します。

(3) オン期間中の $V_{DS(on)}$ は $+V_{GS}$ が高いほど低くなります。すなわち定常損失は下がります。

(4) ターンオン損失は $+V_{GS}$ が高いほど低くなります。ただし、対向（対アーム）ダイオードのリカバリ時のサージ電圧は大きくなります。

(5) ターンオフ損失は、ゲート電源電圧の変動が $\pm 10\%$ 以内であれば影響はほとんどありません。

(6) $+V_{GS}$ が大きいほど短絡電流は大きくなります。このため、短絡耐量は小さくなります。

3-2-2. ゲート逆バイアス： $-V_{GS}$

- (1) $|-V_{GS}|$ は、ゲート・ソース間最大定格以下で設計してください。最大定格および推奨電圧は製品によって異なりますので、必ず各製品のスペックシートをご参照ください。
- (2) ゲート電源電圧の変動は $\pm 10\%$ 以内を推奨します。
- (3) $-V_{GS}$ が大きいほどターンオフ時間は短くなり、ターンオフ損失は低下します。一方、サージ電圧は増加します。
- (4) dV/dt 誤点弧は $-V_{GS}$ が小さいほど発生しやすくなります。

3-2-3. ゲート抵抗： r_g

データシートのテスト条件に記載しているゲート抵抗 r_g は、弊社の測定環境下において、推奨ゲート電圧にて、絶対最大定格以内でのスイッチング時間やスイッチング損失を測定する時に選定されるターンオン・オフ時のゲート抵抗値を記載しています。

- (1) スwitchング時間について、 r_g が大きくなると ターンオン、オフ遅延時間、 $t_{d(on)}$ 、 $t_{d(off)}$ 等は、長くなる傾向があります。
- (2) スwitchング損失について、ターンオン損失 E_{on} とターンオフ損失 E_{off} は、 r_g の増大とともに増加します。リカバリ損失 E_{rr} は r_g の増大とともに減少します。
- (3) 各種スイッチング特性は回路構成上の寄生インダクタンスにより大きく変化します。特に、SiC-MOSFETのターンオフ時及びダイオードのリカバリ時に発生するサージ電圧は大きな影響を受けますので、回路の寄生インダクタンスを可能な限り小さくした状態で r_g を設計してください。

3-2-4. リカバリ時の dV_{DS}/dt 誤点弧の回避方法

図3.1はリカバリ時の dV_{DS}/dt により発生する誤点弧の原理について説明した図です。下アームSiC-MOSFET2がオフで、上アームSiC-MOSFET1のボディダイオードD1に還流電流① I_F が流れている状態を想定します。この状態から下アームSiC-MOSFET2がオン状態に移移すると、ドレイン電流② I_D が流れ始めます。この時、D1は逆回復（リカバリ）動作に入ります。SiC-MOSFET1のドレイン・ソース間電圧③ V_{DS} は急激に上昇し、 dV_{DS}/dt が発生します。この dV_{DS}/dt によりSiC-MOSFET1の帰還容量を通じてゲートに電流 $I_G = C_{rss} \times dV_{DS}/dt$ が流れます。この電流が r_g に流れることにより、SiC-MOSFET1のゲート電圧 V_{GS} が上昇します。 V_{GS} がSiC-MOSFET1の逆バイアス電圧 $-V_{GS}$ としきい値電圧の和の電圧を超えるとSiC-MOSFET1が誤点弧します。SiC-MOSFET1が誤点弧するとSiC-MOSFET1とSiC-MOSFET2が同時にオンし短絡状態になります。

誤点弧を防止するためには、(a) 逆バイアス電圧 $-V_{GS}$ を増やす、(b) r_g を増やして、 dV_{DS}/dt を小さくする方法があります。さらに、図3.2に示すように、(c) ゲート・ソース間容量を追加する、(d) オフ中はゲート・ソース間をショートする方法があります。なお、副作用として(a)はオフ時のサージ電圧の増加、(b)はターンオン損失の増加、(c)はゲート駆動損失の増加、(d)はゲート回路の複雑化があります。

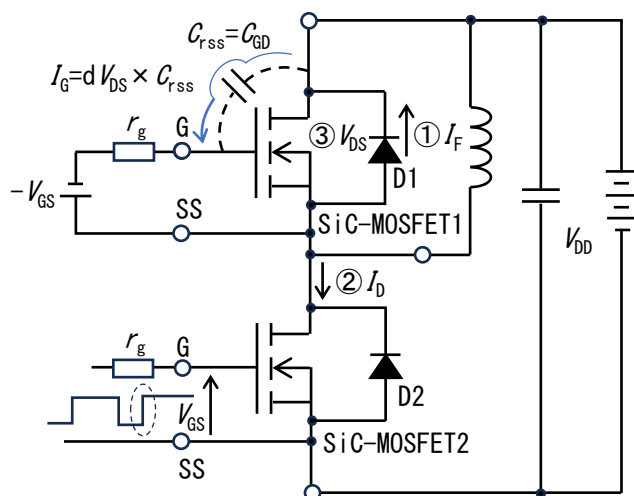
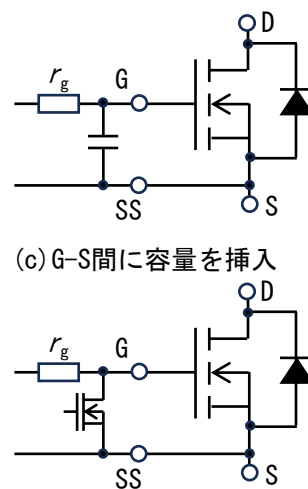


図3.1 リカバリ時の dV_{DS}/dt により発生する誤点弧の原理



(c) G-S間に容量を挿入

(d) オフ時はG-S間を短絡する

図3.2 誤点弧防止方法

3-2-5. ゲート駆動電力

SiC-MOSFETはゲート容量を充放電することでオン、オフします。

ゲート電流のピーク値 I_{Gp} は次の近似式で求められます。

$$I_{Gp} = \frac{|+V_{GS}| + |-V_{GS}|}{R_g + r_g} \quad \text{--- (4)}$$

$+V_{GS}$: ゲート順バイアス

$-V_{GS}$: ゲート逆バイアス

R_g : 駆動回路のゲート抵抗

r_g : モジュール内部のゲート抵抗

図3.3に示すゲート電荷特性 ($V_{GS}-Q_g$) 特性を使って、SiC-MOSFETを駆動するのに必要なゲート電流の平均値、およびゲート駆動電力を計算できます。

$$I_G = f_c \times (|+Q_g| + |-Q_g|) \quad \text{--- (5)}$$

f_c : キャリア周波数

$+Q_g$: 0Vから $+V_{GS}$ までの電荷量

$-Q_g$: $-V_{GS}$ から 0V までの電荷量

またゲート駆動電力 P_d は、

$$P_{d(on)} = P_{d(off)} = f_c \times \{1/2 \times (|Q_g| + |-Q_g|) \times (|+V_G| + |-V_G|)\} \quad \text{--- (6)}$$

より、

$$P_d = f_c \times \{(|Q_g| + |-Q_g|) \times (|+V_G| + |-V_G|)\} \quad \text{--- (7)}$$

以上述べたような駆動電流、駆動電力を供給できるように駆動回路を設計ください。

また、ゲート抵抗 r_g は(7)式で計算した発生損失を十分許容できるものを選定してください。

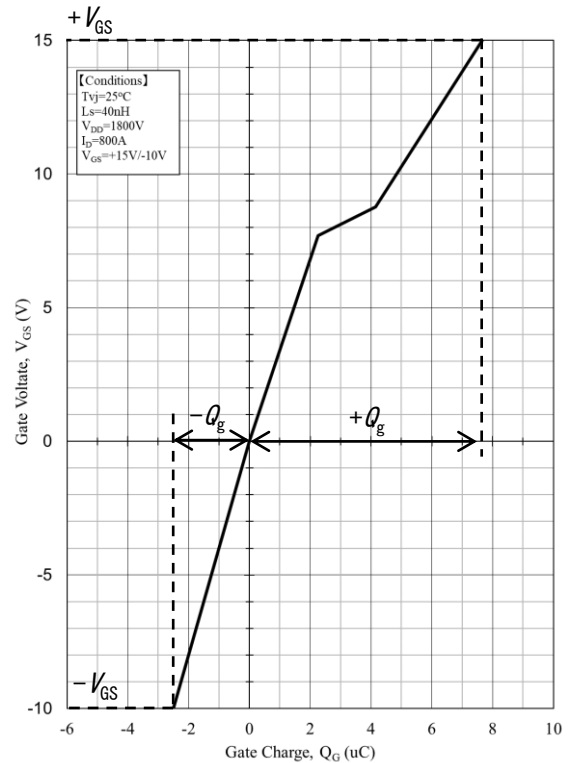


図3.3 ゲート電荷特性 ($V_{GS}-Q_g$): 代表例

3-2-6. 同期整流動作モードとデッドタイム

本アプリケーションノートは、第2章の表2.1でも示した通り、スペック例 (MSM800GS33ALT) をベースに説明しています。MSM800GS33ALTに搭載されているSiC-MOSFETは、ボディダイオードを内蔵しています。このボディダイオードの順方向電圧は、ゲート電圧 V_{GS} が、0Vから-10Vまでのソースドレイン間電圧 V_{SD} で示され、シリコン材料と比べて非常に高い電圧を有しています。これはSiC(炭化ケイ素)材料のワイドギャップ性によるものです。同期整流は、このボディダイオードの高い順方向電圧を克服し、導通損失を抑えるための動作モードで、SiC-MOSFETのみ(並列にSiC-SBD等を用いない)の場合、ほぼ全てこの動作が推奨されます。具体的にはゲートに通常の+15Vの正電圧をかけ、ソースからドレインへチャネルを介して逆電流を流すことで実現します。これが V_{GS} が+15Vのときの V_{SD} です。

図3.4に同期整流動作モードとデッドタイムの例を示します。上下両サイドのSiC-MOSFETが同時にオンにならないようにデッドタイム期間を設ける必要があります。この例ではデッドタイム期間中はローサイドSiC-MOSFETのボディダイオードがオンします。前記した通りSiC-MOSFETボディダイオードの順方向電圧は高いので、デッドタイム期間中はできるだけ短く設計する必要があります。但し、必要なデッドタイムは上下SiC-MOSFETのスイッチング時間や、ゲートのオン・オフのタイミングを与えるゲートドライバーの伝達時間の遅れ等にも左右されます。デッドタイム設計においては、これらを考慮して決定されますようお願い致します。デッドタイムについて次頁以降で更に詳しく説明します。

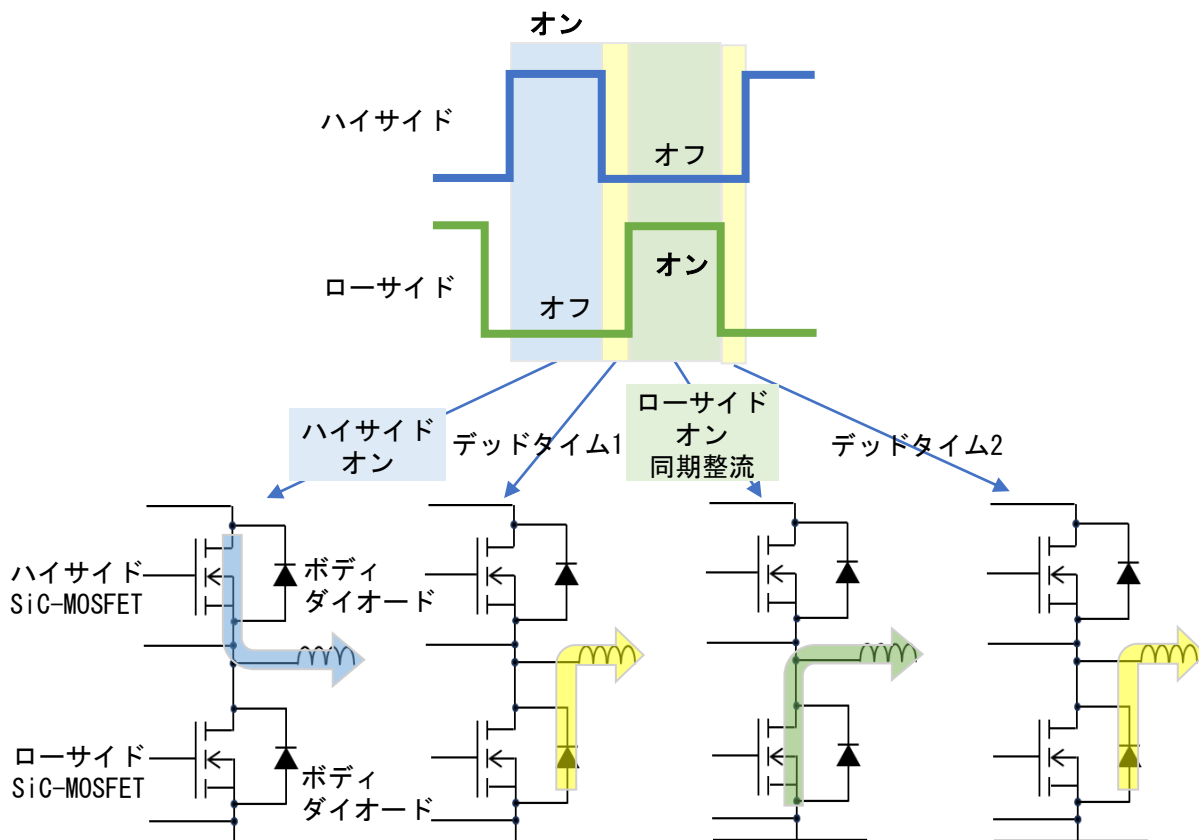


図3.4 同期整流動作モードとデッドタイムの例

3-2-7. デッドタイム

SiC-MOSFET素子動作の基本的な考え方を含めて説明します。

上下アーム同時オンとなると、アーム短絡となり素子に過電流が流れます。

デッドタイムの設定、および過電流の保護を設定ください。

ロジック上でのデッドタイムとSiC-MOSFET素子でのデッドタイムの関係を以下に示します。

(1) 主回路構成例

電圧形インバータの回路構成例（1相分）を図3.5に示します。 直流電圧 E_0 のP-N間に上下アームを備えた例です。上下アームのSiC-MOSFETが交互にオン、オフを繰り返すモードを想定しています。同時点弧（通流）による短絡を防止するため、制御信号上に上下SiC-MOSFETオフ期間（デッドタイム）を設定します。非ラップ期間という場合もあります。

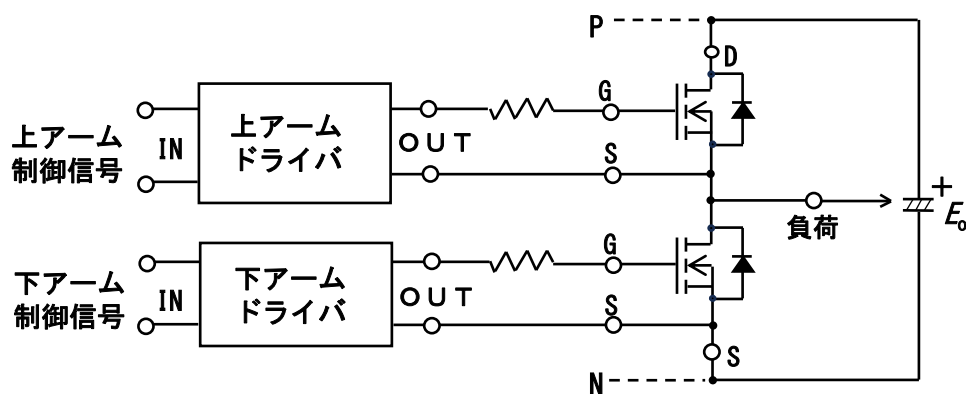


図3.5 主回路構成例（上下アーム1相構成）

(2) ロジック（論理回路）上のデッドタイムとSiC-MOSFET出力端子（D、S）でのデッドタイム

図3.6に制御信号、ドライバ出力電圧、SiC-MOSFETドレイン・ソース間電圧の位相関係を示します。 論理回路上のデッドタイム（ T_D とします）は、ドライバ出力電圧での遅延（図3.6での t_1 、 t_3 ）と、SiC-MOSFET素子のスイッチング遅延（図3.6での t_2 、 t_4 ）によって、時間差が生じ T_D' へと変化します。

各遅延時間 $t_1 \sim t_4$ は、以下となります。

t_1 : オン信号ーオンドライブ電圧出力遅延時間

t_2 : オンドライブ電圧ーSiC-MOSFETターンオン出力遅延時間

t_3 : オフ制御信号ーオフドライブ電圧出力遅延時間

t_4 : オフドライブ電圧ーSiC-MOSFETターンオフ出力遅延時間

（ただし、各々についてアーム上下での差異はないものとして考えます）

論理上で設定されたデッドタイム（ T_D ）とSiC-MOSFETのD-S間でのデッドタイム（ T_D' ）の関係は、次式のようになります。

$$T_D' = T_D - (t_3 + t_4) + (t_1 + t_2) \quad \text{--- (8)}$$

このように、論理回路上でのデッドタイム(T_D)は、遅延時間 $t_1 \sim t_4$ の大小で変化し、実際のデッドタイム(T_D')となります。したがって、ドライバ系での遅延(t_1, t_3)とSiC-MOSFET素子の遅延(t_2, t_4)を検討、および検証してください。

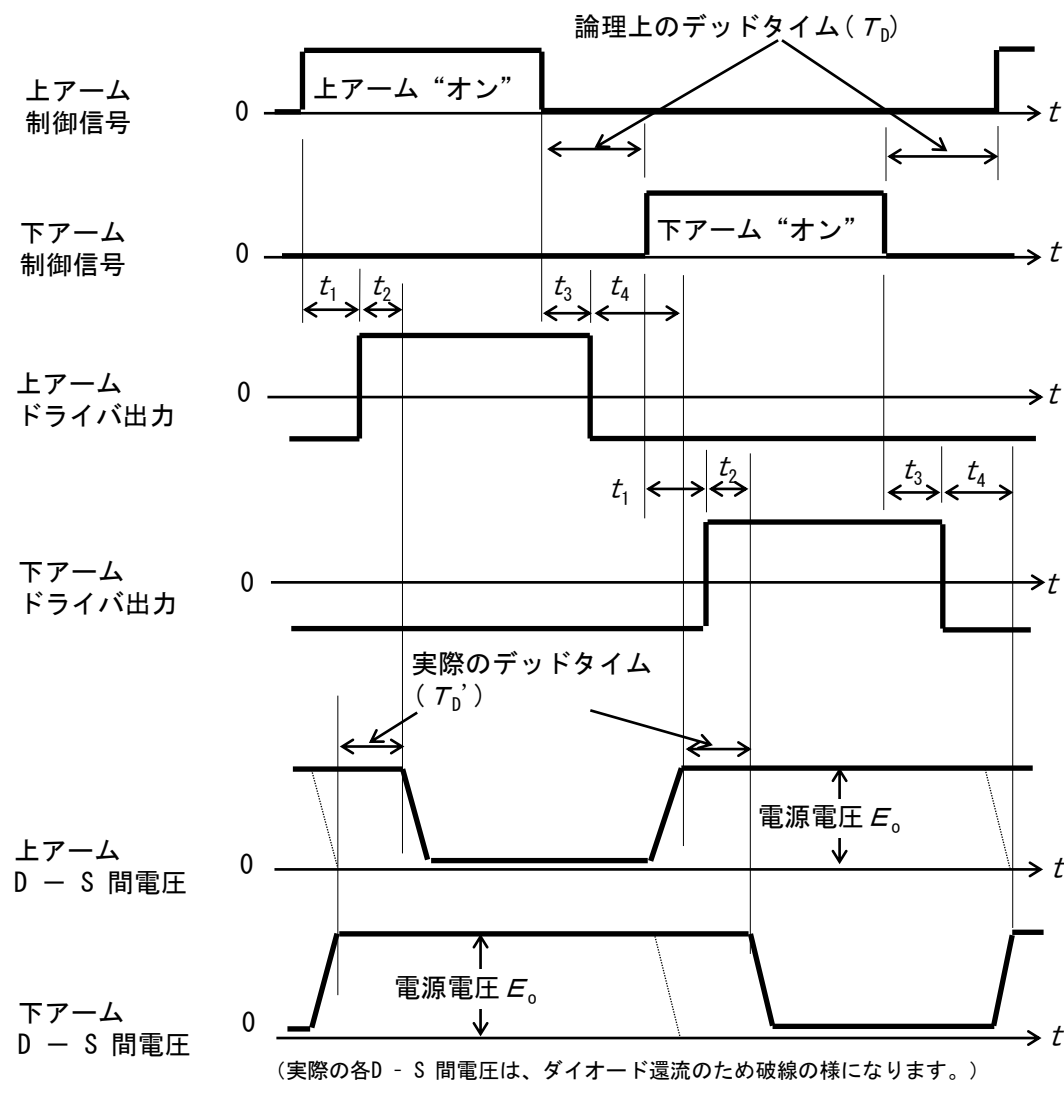


図3.6 制御信号、ドライバ電圧、およびSiC-MOSFETドレイン電圧の関係

3-3. 並列接続

3-3-1. 飽和電圧範囲 ($\Delta V_{DS(on)}$) と電流アンバランス率の関係

SiC-MOSFETを並列接続して使用の際は、装置の物理的構造による配線インダクタンスのアンバランス、ゲート駆動回路および駆動条件によってアンバランスが生じるので、事前に評価を実施のうえ使用してください。詳しいことにつきましては、お打合せのうえ決めさせていただきます。

並列接続時の電流アンバランス率 α の定義は、以下のようになります。

$$\alpha = \left(\frac{I_D'}{(I_{total} \div 2)} - 1 \right) \times 100(\%) \quad \text{--- (9)}$$

ここで、 I_D' : 1素子の電流値
 I_{total} : 2並列接続による総電流

本定義は、定格電流値のところで一般的に行われますが、同一素子の場合において、アンバランス率 α は、総電流値によって大きく異なるので、注意してください。また、直列接続は電圧分担が均等になりにくく、素子の耐圧を超えた過電圧がかかる可能性があります。そのため、 $V_{DS(on)}$ 等の静特性の他、 $t_{d(on)}$ 、 $t_{d(off)}$ 等の動特性を合わせる必要があります。さらに、直列接続された素子間の電圧バランスを整える回路、分圧抵抗やスナバ回路等が必要になります。

3-3-2. 並列数と電流低減率について

並列数に制限はありませんが、ハードの大きさとそれに伴うインダクタンス分の上昇の悪影響（サージ電圧等）を考慮してください。

並列数を n とし、最悪条件（その内の1素子に電流が集中する）と考えた場合の電流低減率 R は、次式で求められます。ここで、 α は先に述べた電流アンバランス率を示します。

$$R = \frac{1 + (n-1) \times \left(1 - \frac{\alpha}{100}\right) \div \left(1 + \frac{\alpha}{100}\right)}{n} \times 100(\%) \quad \text{--- (10)}$$

計算例：定格600A素子を4並列で使用する場合、 α を15%とすると $R=80.4\%$ となります。したがって、この場合の総電流は、
 $600A \times 4 \text{並列} \times 0.804 = 1,929 \text{ (A)}$ となります。

3-3-3. 並列接続における注意事項

(1) 並列接続時に注意すべき基本的な事項

一般的に、並列接続時に注意すべき基本的な事項としては、以下の3点があります。

- (a) 定常時の電流不平衡率を抑えるため、 $V_{DS(on)}$ 差の小さい素子を組み合わせる。
- (b) ターンオン、ターンオフなどの過渡時の電流不平衡率を抑えるために、ゲート制御配線、素子並列レイアウト上の配線アンバランスを小さくする。
- (c) 並列接続されたモジュールの冷却条件を対称とし、モジュール間の温度アンバランスを小さくする。

図3.7にnHPD2パッケージを3相で2並列した場合のモジュールとバスバーの実装例を示します。ここでは、DC、AC接続バスバーのインダクタンス低減と、対称性の確保を考慮しています。

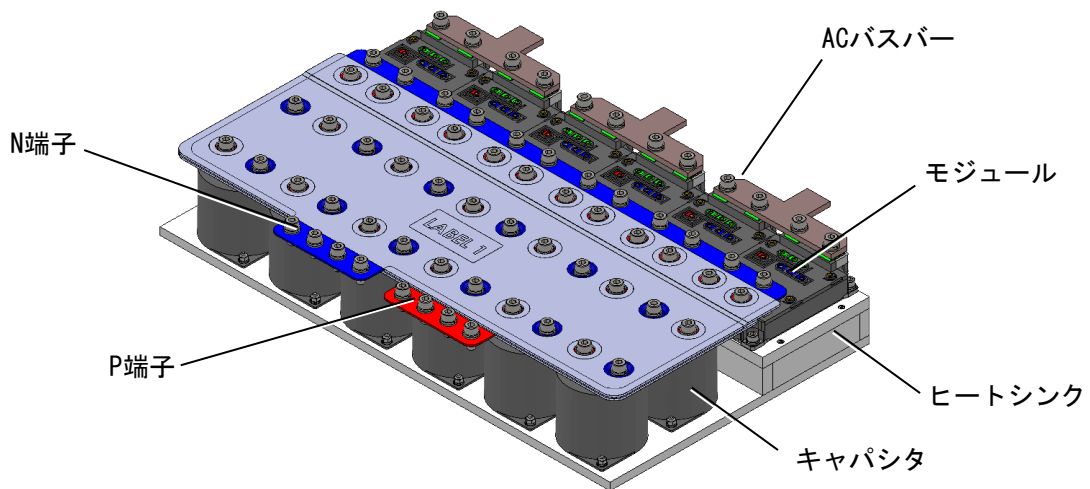


図3.7 nHPD2パッケージを2個並列接続した3相インバータの実装例

(2) 1アームのドライバ数

並列接続された素子をドライブする際、一部の信号処理回路（ホトカプラ、アンプや過電流保護回路等）を含んだドライバは、SiC-MOSFETの並列数に関係なく、1個のドライバで構成してください。これは、ドライバごとの出力遅延時間などのバラツキによる並列動作への悪影響を回避するためです。

(3) 並列接続でのゲート抵抗接続法

ドライブと、並列接続された素子との接続は、スイッチング時に発生しやすいゲート電圧振動を抑制するために、各モジュールにゲート抵抗が接続されるよう、図3.8のような接続としてください。また、図3.8においては、以下の点に注意してください。

(a) ドライバ出力配線はツイストペアとし、低インピーダンス化を図る。

(b) 下図の配線ループA、Bに各々存在するインダクタンス (L_{gst}) が同一となるようにし、その値は極力小さくする。

(上記(a)と(b)は、主回路スイッチング時の誘導による悪影響を防止するために行います。)

(c) 前述したゲート電圧振動は、ターンオン、ターンオフの各スイッチング時に現れます。特に、ターンオフ後のゲート電圧振動は誤オンを招き、アーム短絡などの不具合を生じます。振動を防止するためには、ゲート抵抗 r_g とループインダクタンス L_{gst} との間には、式(11)の関係を保つように注意してください。ここで C_{iss} は、SiC-MOSFETのゲート入力容量です。

$$2 \times R_G > 2 \sqrt{\frac{L_{gst} \times 2}{C_{iss}}} \quad \text{--- (11)}$$

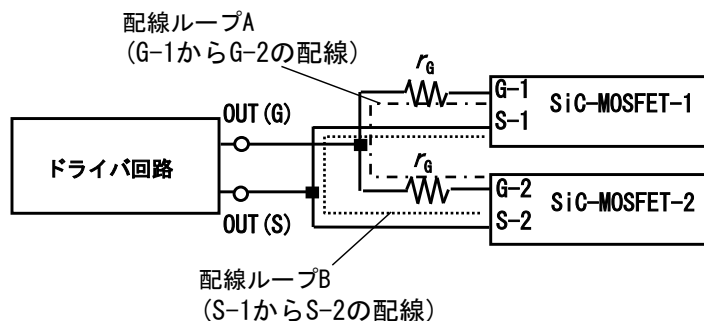


図3.8 並列接続されたモジュールとドライバ回路の接続例

3-3-4. 主回路配線の対称性とその必要性

(1) 主配線の均等化

並列接続するSiC-MOSFETのドレイン側配線、ソース側配線を各々均等にし、各インダクタンスのバランスを保ってください。

図3. 9は、2個並列を例にし、主回路配線インダクタンスも含めて表した並列回路の構成図です。ここで、
 L_{DA} : SiC-MOSFET (A) のドレイン側配線インダクタンス
 L_{DB} : SiC-MOSFET (B) のドレイン側配線インダクタンス
 L_{SA} : SiC-MOSFET (A) のソース側配線インダクタンス
 L_{SB} : SiC-MOSFET (B) のソース側配線インダクタンス
 を表します。

SiC-MOSFET (A) 、および (B) がオンすると、各ドレイン電流のターンオン時の電流は、これら配線インダクタンスのバラツキに左右されて発生します。

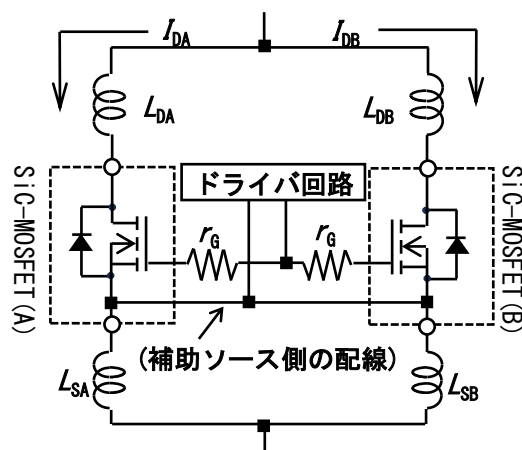


図3. 9 並列接続時の主配線インダクタンス

L_{DA} と L_{DB} 、 L_{SA} と L_{SB} を各々均等にするための配線方法が必要

この電流バランスは、ほぼインダクタンス比によって決定されるので、配線の対称性を確保する（＝配線インダクタンスの値を一致させる）ことが必要となります。

例えば図3. 9において、(A) 側、(B) 側の配線のバランスが、

$$(L_{DA} + L_{SA}) < (L_{DB} + L_{SB})$$

となり、かつ (A) 側のSiC-MOSFETの $V_{DS(on)}$ が、(B) 側SiC-MOSFETに比べ、 $V_{DS(on)}$ の値が小さい場合を想定したときの電流分担は、図3. 10のようになります。

特に、ソース側配線 L_{SA} 、 L_{SB} のアンバランスは、SiC-MOSFETのゲート電圧に影響し電流アンバランスを増加させるので注意してください。

これは、スイッチング時に、 L_{SA} 、 L_{SB} に誘起電圧が発生し、アンバランスによって生じる誘起電圧の差が並列したSiC-MOSFETのゲート・ソース間を、各々異なる方向へバイアスされるために起こります。

(2) 主配線による電流アンバランスの発生期間

図3. 10に示すように、ターンオン時にいったん発生した電流アンバランスは、SiC-MOSFETオン定常時に均等化されて、 $V_{DS(on)}$ で決まる値 I_{DA} 、 I_{DB} にバランスしていきます。

アンバランス電流の均等化に要する時間は、並列回路を構成する閉ループ内のインダクタンスと、SiC-MOSFET素子の動作抵抗によるL-R回路での減衰として求められます。

素子の動作抵抗値 r_{on} は、出力特性カーブから求めることができます。

例えば、当社MSM800GS33ALTの場合、 $r_{on} \div 2.9\text{m}\Omega$

(@ $T_{vj} = 25^\circ\text{C}$ 、1/2定格電流時)となります。

また、並列構成時のループインダクタンス ($L_{DA} + L_{DB} + L_{SA} + L_{SB}$) を40nHと仮定すれば、電流の均等化は、以下の(12)式で求まる時定数 τ で進むことになります。

$$\tau = \frac{40\text{nH}}{2.9\text{m}\Omega \times 2} = 6.9\mu\text{s} \quad \text{--- (12)}$$

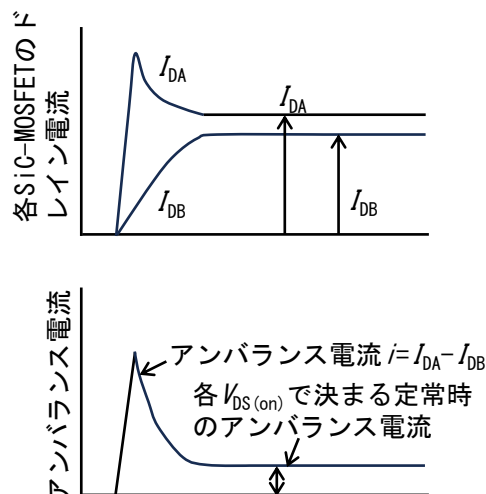


図3. 10 アンバランス電流の均等化

3-4. 放熱設計方法

3-4-1. SiC-MOSFETモジュールの発生損失

SiC-MOSFETモジュールは、SiC-MOSFETとボディダイオードで構成されており、SiC-MOSFETとボディダイオードの発生損失の合計がSiC-MOSFETモジュール全体の損失となります。また、発生損失は定常時の導通損失とスイッチング時に過渡的に発生するスイッチング損失があります。図3.11にSiC-MOSFETとボディダイオードの模式スイッチング波形と発生損失を示します。

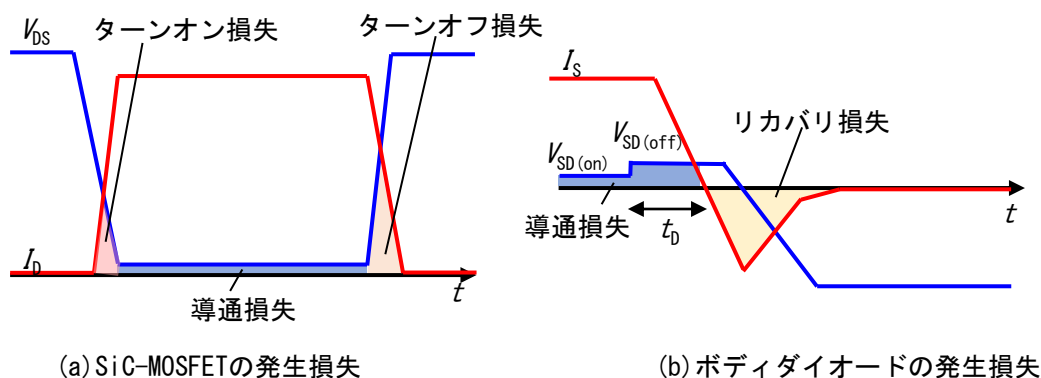


図3.11 SiC-MOSFETとボディダイオードの模式スイッチング波形と発生損失

$$\text{モジュール損失 } (P_{\text{total}}) = \text{アーム数} \times \{ \text{SiC-MOSFET損失 } (P_{\text{mos}}) + \text{ダイオード損失 } (P_{\text{diode}}) \} \quad \text{--- (13)}$$

$$P_{\text{mos}} = \text{導通損失 } (P_{\text{on}}) + \text{ターンオン損失 } (P_{\text{ton}}) + \text{ターンオフ損失 } (P_{\text{toff}}) \quad \text{--- (14)}$$

$$P_{\text{diode}} = \text{逆導通損失 } (P_f) + \text{リカバリ損失 } (P_{rr}) \quad \text{--- (15)}$$

3-4-2. 損失計算

SiC-MOSFETをPWM制御のインバータ回路に使用した場合の、簡易的な損失計算の方法について紹介します。計算に当たり、以下の条件を前提とします。

- (a) PWM制御は三相2レベルインバータであること
- (b) PMIは三角波比較の正弦波変調方式であること
- (c) 出力電流は理想的な正弦波であること

図3.12に上記を前提とした2レベルインバータの動作模式波形を示します。

(1) 導通損失

インバータの出力相電流の実効値を I_o とすると正弦波の出力電流 I_D は下記の式で表されます。

$$I_D = \sqrt{2} \times I_o \times \sin \theta \quad \text{--- (16)}$$

SiC-MOSFETのオンデューティ波形 $D(\theta)$ は、変調率を m 、電流の遅れ力率を $\cos \phi$ とすると

$$D = \frac{1+m \times \sin(\theta+\phi)}{2} \quad \text{--- (17)}$$

SiC-MOSFETにドレイン電流 I_D が流れると、ドレイン・ソース間に $V_{\text{DS(on)}}$ が発生します。 $V_{\text{DS(on)}}$ と I_D の関係はデータシートに記載されています。 $V_{\text{DS(on)}}$ と I_D の関係を図3.13のように直線近似した場合、

$$V_{\text{DS(on)}} = I_D \times r_{\text{DS(on)}} \quad \text{--- (18)}$$

(17)、(18)式より、インバータ回路での1アーム当たりのSiC-MOSFET損失 P_{on} は、

$$P_{on} = \frac{1}{2\pi} \int_0^\pi I_D \times V_{DS(on)} \times D \, d\theta$$

$$= \frac{I_0^2 r_{DS(on)} (8m \cos \phi + 3\pi)}{12\pi} \quad \text{--- (19)}$$

ここで、 I_D : SiC-MOSFETに流れるドレイン電流（瞬時値）、 $V_{DS(on)}$: SiC-MOSFETのドレイン・ソース間オン電圧（瞬時値）

逆導通時の導通損失は、SiC-MOSFETがオフの時（デッドタイム）と、オンの時で別に計算し、合計する必要があります。SiC-MOSFETがオフの時は、逆導通電流はボディダイオードに流れます。この時の V_{SD} - I_S の関係を図3.13のように直線近似します。

$$V_{SD(off)} = V_{f0} + I_S \times r_{SD(off)} \quad \text{--- (20)}$$

ただし、逆導通電流 I_S は、以下の式で表されます。

$$I_S = -\sqrt{2} \times I_0 \times \sin \theta \quad \text{--- (21)}$$

また、SiC-MOSFETがオンの時は、逆導通電流はMOSチャネルを通じて流れます。この時の V_{SD} - I_S の関係を図3.13のように直線近似します。

$$V_{SD(on)} = I_S \times r_{SD(on)} \quad \text{--- (22)}$$

この時、逆導通電流によって発生する導通損失 P_f は以下の式で表されます。

$$P_f = \frac{1}{2\pi} \int_\pi^{2\pi} (I_S \times V_{SD(on)} \times (D - t_D \times f_{sw}) + I_S \times V_{SD(off)} \times 2t_D \times f_{sw}) \, d\theta$$

$$= \frac{I_0^2 \cdot (12\pi f_{sw} r_{SD(off)} t_D - 6\pi f_{sw} r_{SD(on)} t_D - 8m r_{SD(on)} \cos \phi + 3\pi r_{SD(on)}) + 24\sqrt{2} I_0 V_{f0} f_{sw} t_D}{12\pi} \quad \text{--- (23)}$$

ここで、 I_S : SiC-MOSFETに流れるソース電流（瞬時値）、 $V_{SD(off)}$: SiC-MOSFETのソース・ドレイン間オフ電圧（瞬時値）、 $V_{SD(on)}$: SiC-MOSFETのソース・ドレイン間オン電圧（瞬時値）、 t_D : デッドタイム

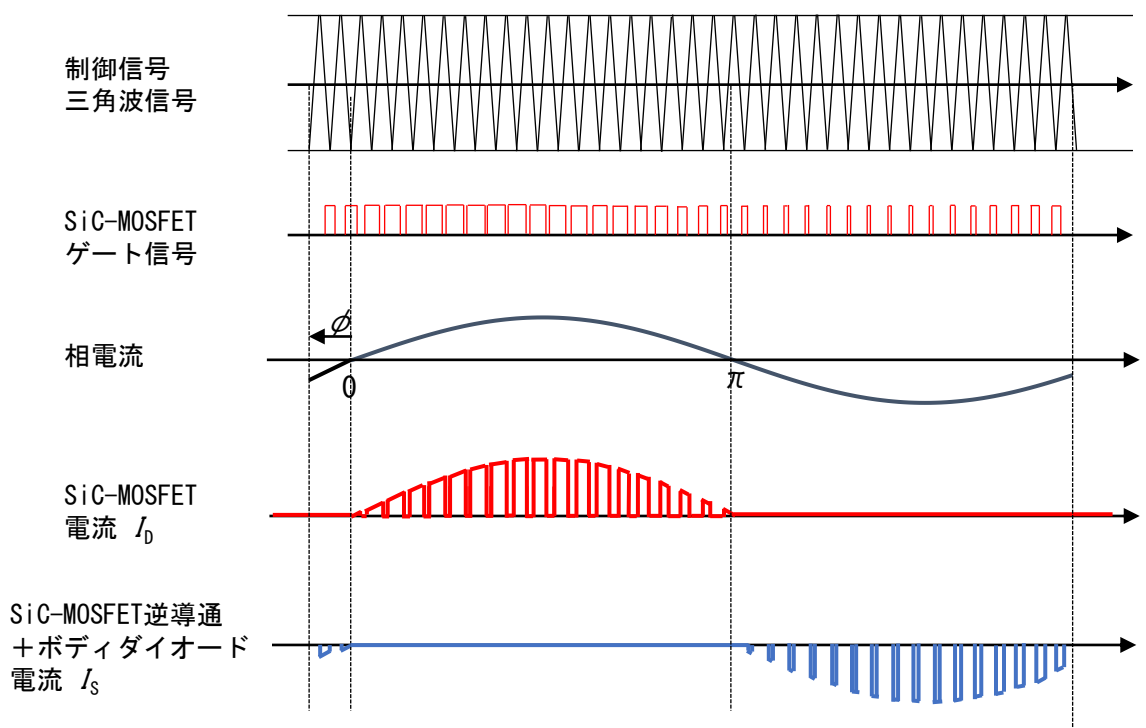
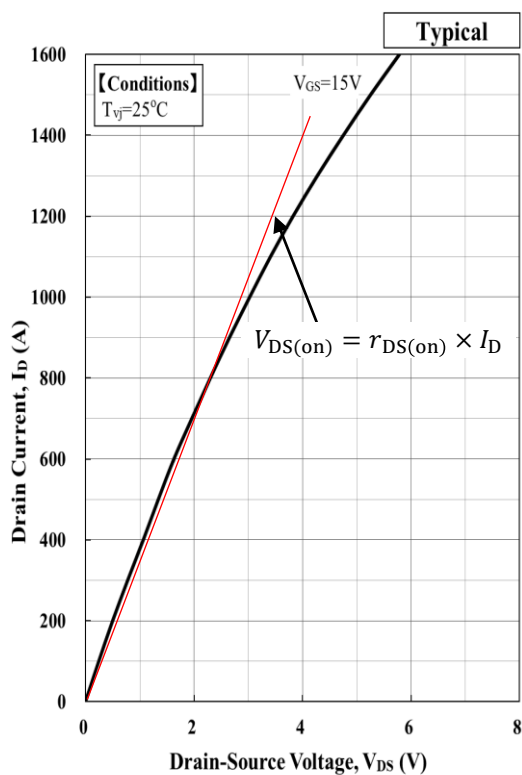
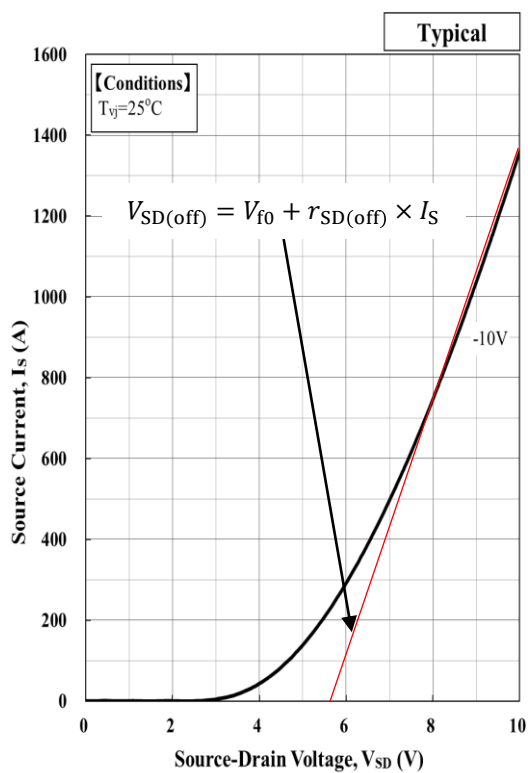


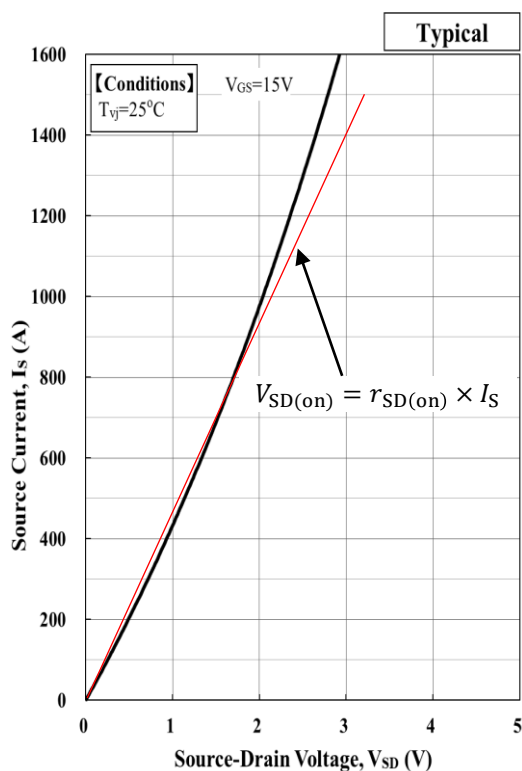
図3.12 2レベルインバータの動作模式波形



(a) SiC-MOSFET ($V_{GS} = 15\text{V}$)



(b) ボディダイオード ($V_{GS} = -10\text{V}$)



(c) MOSFETの逆導通+ボディダイオード ($V_{GS} = 15\text{V}$)

図3.13 SiC-MOSFETおよびダイオード出力特性の直線近似

(2) スイッチング損失

データシートに記載されている、 E_{on} 、 E_{off} 、 E_{rr} の I_D 依存性からスイッチング損失を算出する方法について説明します。 E_{on} の I_D 依存性を直線近似、すなわち

$$E_{on}(I_D) = k_{on} \times I_D \quad \text{--- (24)}$$

とした場合、

$$\begin{aligned} P_{ton} &= \frac{1}{2\pi} \int_0^\pi E_{on}(I_D) \times f_{sw} d\theta \\ &= \frac{1}{2\pi} \int_0^\pi k_{on} \times \sqrt{2} \times I_0 \times \sin\theta \times f_{sw} d\theta \\ &= \frac{\sqrt{2}}{\pi} \times k_{on} \times I_0 \times f_{sw} \quad \text{--- (25)} \end{aligned}$$

ここで、 f_{sw} ：キャリア周波数

ところで、出力電流の平均 I_{ave} は

$$I_{ave} = \frac{2}{\pi} \times \sqrt{2} \times I_0 \quad \text{--- (26)}$$

I_{ave} の時の E_{on} を E_{ton} とすると(26)式は

$$P_{ton} = E_{ton} \times \frac{f_{sw}}{2} \quad \text{--- (27)}$$

同様に

$$P_{toff} = E_{toff} \times \frac{f_{sw}}{2} \quad \text{--- (28)}$$

$$P_{rr} = E_{rr} \times \frac{f_{sw}}{2} \quad \text{--- (29)}$$

3-5. 熱抵抗と放熱設計

3-5-1. 熱抵抗について

モジュールの熱抵抗については、SiC-MOSFET素子について、接合・ケース間熱抵抗 $R_{th(j-c)}$ をスペックで規定しています。

3-5-2. 温度測定位置の定義について

ケース温度、およびヒートシンク温度測定位置の定義は、図3.14によります。接合・ケース間熱抵抗 $R_{th(j-c)}$ 、およびケース・ヒートシンク間接触熱抵抗 $R_{th(c-f)}$ は、本定義によって規定されたものです。

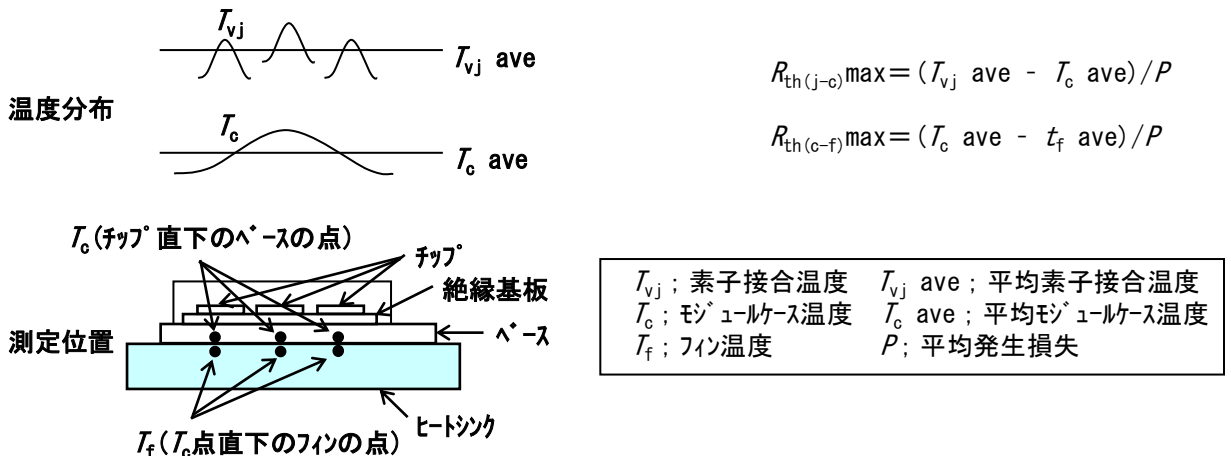


図3.14 温度測定位置

3-5-3. 放熱設計について

ヒートシンクを選定するための、定常状態と過渡状態について基本的な考え方を以下に示します。

(1) 定常状態

定常状態での熱等価回路を図3. 15に示します。

図3. 15の熱等価回路によって、SiC-MOSFETの接合温度 T_{vj} (SiC-MOSFET)は、以下の式で求められます。

$$\begin{aligned} T_{vj}(\text{SiC-MOSFET}) = & \{P(\text{SiC-MOSFET}) + P(\text{ボディ ダイオード})\} \times R_{th(j-c)}(\text{SiC-MOSFET}) \\ & + \{P(\text{SiC-MOSFET}) + P(\text{ボディ ダイオード})\} \times R_{th(c-f)} \\ & + \{P(\text{SiC-MOSFET}) + P(\text{ボディ ダイオード})\} \times R_{th(f-a)} + T_a \quad \text{--- (30)} \end{aligned}$$

なお、接合温度と周囲温度の差 ΔT_{vj} (SiC-MOSFET)は、次式となります。

$$\begin{aligned} \Delta T_{vj} = & \{P(\text{SiC-MOSFET}) + P(\text{ボディ ダイオード})\} \times R_{th(j-c)}(\text{SiC-MOSFET}) \\ & + \{P(\text{SiC-MOSFET}) + P(\text{ボディ ダイオード})\} \times R_{th(c-f)} \\ & + \{P(\text{SiC-MOSFET}) + P(\text{ボディ ダイオード})\} \times R_{th(f-a)} \quad \text{--- (31)} \end{aligned}$$

ここで、ケース温度 T_c およびヒートシンク温度 T_f の測定点は、図3. 14の温度測定位置の定義点としています。

ケース温度測定位置が異なる場合は、熱抵抗がカタログ値と異なるので注意してください。

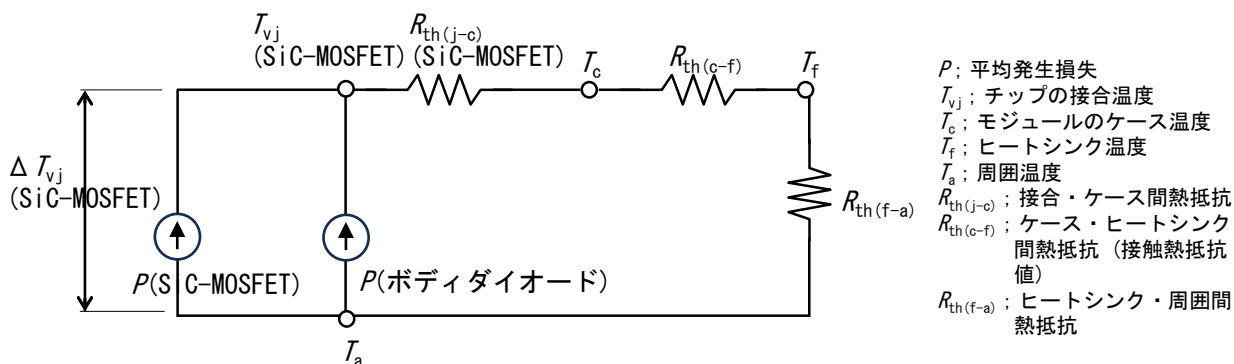


図3. 15 熱等価回路

(2) 過渡状態

一般的には、前述のように、平均発生損失を用いた定常状態での接合温度 T_{vj} を考えれば十分ですが、実際にはスイッチングを繰り返しており、発生損失はパルス状となります。

接合温度 T_{vj} は、ケース温度 T_c を基準とした場合、図3.16に示すように温度リップルを生じます。ここで、発生損失を一定の周期で、かつ一定のピーク値の連続矩形波パルスと考えれば、図3.17に示す過渡熱抵抗特性カーブを用い、接合温度のピーク値 $T_{vj\text{p}}$ は、次式で求められます。

$$T_{vj\text{p}} = P_1 \times \{R_{th}(\text{定常}) \times t_1/t_2 + (1 - t_1/t_2) \times R_{th}(t_1+t_2) - R_{th}(t_2) + R_{th}(t_1)\} + T_c \quad \text{--- (32)}$$

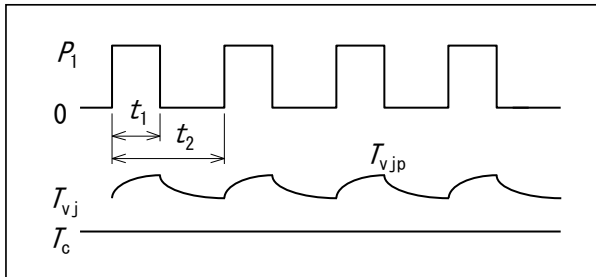


図3.16 温度リップル

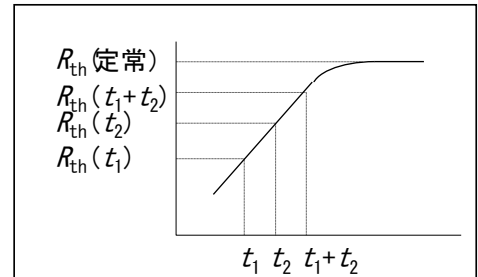


図3.17 過渡熱抵抗

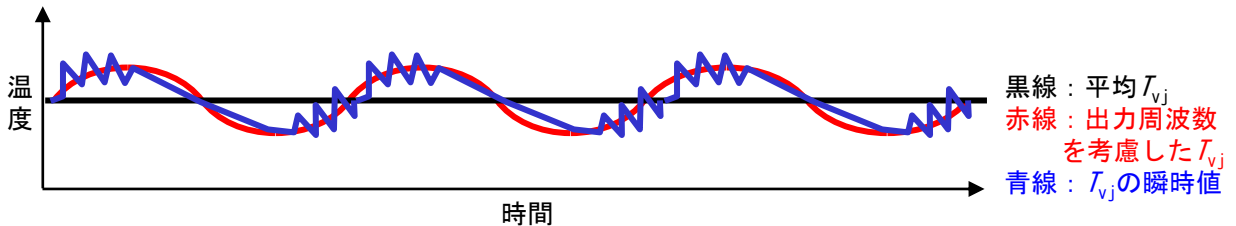


図3.18 インバータ動作の温度リップル

図3.18に、インバータ動作の温度リップルを示します。接合温度は、出力周波数と同じサイクルで振動しています。また、キャリア周波数と同じサイクルでも振動しています。このことを考慮したうえで、一瞬たりとも超えてはいけないのが $T_{vj\text{max}}$ です。

3-5-4. 温度リップル・温度変化についての注意事項

(1) 温度リップルがある場合の注意点

- (a) 前項のような検討を行い、接合温度の温度リップルピーク値が定格値 ($T_{vj\text{max}}$) を超えないことを確認して、ヒートシンクを選定してください。
- (b) 温度リップルが大きいほど、モジュール内部の構造部材のストレスが大きくなり、そのサイクル数が大きくなると、モジュールの寿命を低下させる危険があります。
特に、高い温度リップルが生じ、かつサイクル数が多い用途では、十分に検討してください。
- (c) なお、発生損失が時間に対し変化して発生する場合は、ケース・フィン間の接触熱抵抗の存在のために、ケース温度 T_c も発生損失に応じて変化する場合がありますので注意してください。

(2) パワーサイクルモードでの素子寿命カーブ

冷却系、およびモジュールのケース温度 (T_C) の変化があまり発生せず、素子の接合温度 (T_{vj}) が変化するモードでの寿命項目に、パワーサイクル耐量があります。

これは、素子温度変化の変化値 (ΔT_{vj}) とその繰返しサイクル数 (N) との関係を示したもので、主にワイヤのボンディング部がストレスを受けて、 $V_{DS(on)}$ が変化してしまう劣化モードを表します。

当社の試験方法は、素子定格電流を数秒間通流し、そのあと、数秒間オフとして接合温度に変化を生じさせており、これを1サイクルと定義しています。

なお、実使用ではモジュールのケースと冷却フィン間の接触熱抵抗の存在を無視できず、ケース温度も変化する場合がありますので、 ΔT_{vj} は、接合-フィン間で評価してください。

3-5-5. 実際の装置におけるパワーサイクル寿命の考え方

鉄道用モータの制御用インバータとしてパワーモジュールを使用する場合、発進、加速（力行）、惰性走行、減速（回生）、停止などの鉄道の運行状況に合わせて、パワーモジュールの動作条件は複雑に変化します。これにより発生するパワーモジュールの損失により、パワーモジュールは加熱、冷却を繰り返し、チップ温度 T_{vj} は複雑に変動します。この温度変動によりパワーモジュールにパワーサイクル負荷が発生するため、パワーモジュールの製品寿命は主に、実働時の T_{vj} 変化によるパワーサイクル寿命で決まります。市場におけるパワーモジュールの製品寿命を推定するためには、市場での鉄道の運行パターンを入手し、パワーモジュールの動作条件を求める必要があります。

図3.19に実働パワーサイクル寿命の求め方を示します。走行パターンから、インバータの運転条件、すなわち、電流・電圧、変調率、力率、スイッチング周波数の履歴を算出します。これらの値と、 I_D - V_{DS} 特性、 I_S - V_{SD} 特性、 $E_{on}/E_{off}/E_r$ 特性から、SiC-MOSFETの損失履歴を計算します。この損失履歴と過渡熱抵抗から、SiC-MOSFETの接合温度 T_{vj} およびケース温度 T_C を算出します。この T_{vj} の履歴から温度範囲 ΔT_{vj} とそのサイクル数を集計して、パワーサイクル寿命を計算します。一般的に、SiC-MOSFETの T_{vj} は複雑で不規則な波形となるため、レインフローアルゴリズムを使って、 T_{vj} の波形から複数の ΔT_{vj} とそのサイクル数に変換します。

レインフローアルゴリズムを使って、 T_{vj} から ΔT_{vj} のサイクル数に変換する方法を図で説明します。図3.20(a)に温度履歴の例を示します。レインフローアルゴリズムでは、 ΔT_{vj} は(b)に示すように4つに分解されます。すなわち、(c)の青で示す大きな $+\Delta T_{vj1}$ と、小さな $-\Delta T_{vj2}$ 、(d)の黄色で示す大きな $-\Delta T_{vj3}$ と小さな $+\Delta T_{vj4}$ に分解されます。

パワーサイクル寿命 N は、 ΔT_{vj} 、最高温度 T_{vjmax} 、オン時間 t_{on} の関数として

$$N = N_0 (\Delta T_{vj})^n \cdot t_{on}^m \cdot \exp\left(\frac{Q}{k_B(273+T_{vjmax})}\right) \quad \text{--- (33)}$$

n, m : 定数、 Q : 活性化エネルギー (eV)、 k_B : ボルツマン定数 8.6173×10^{-5} (eV/K)

で表せます。(31)のパワーサイクル寿命予測式を使って損傷度 D を計算し、 $D = 1$ となるサイクル数から実働パワーサイクル寿命 N を求めます。すなわち、

$$D = \sum_{i=1}^n \left(\frac{1}{N_i} \right) = \sum_{i=1}^n \left(\frac{1}{N_0 (\Delta T_{vj,i})^n \cdot t_{ON,i}^m \cdot \exp\left(\frac{Q}{k_B(273+T_{vjmax,i})}\right)} \right) \quad \text{--- (34)}$$

$$N = \frac{1}{D} \quad \text{--- (35)}$$

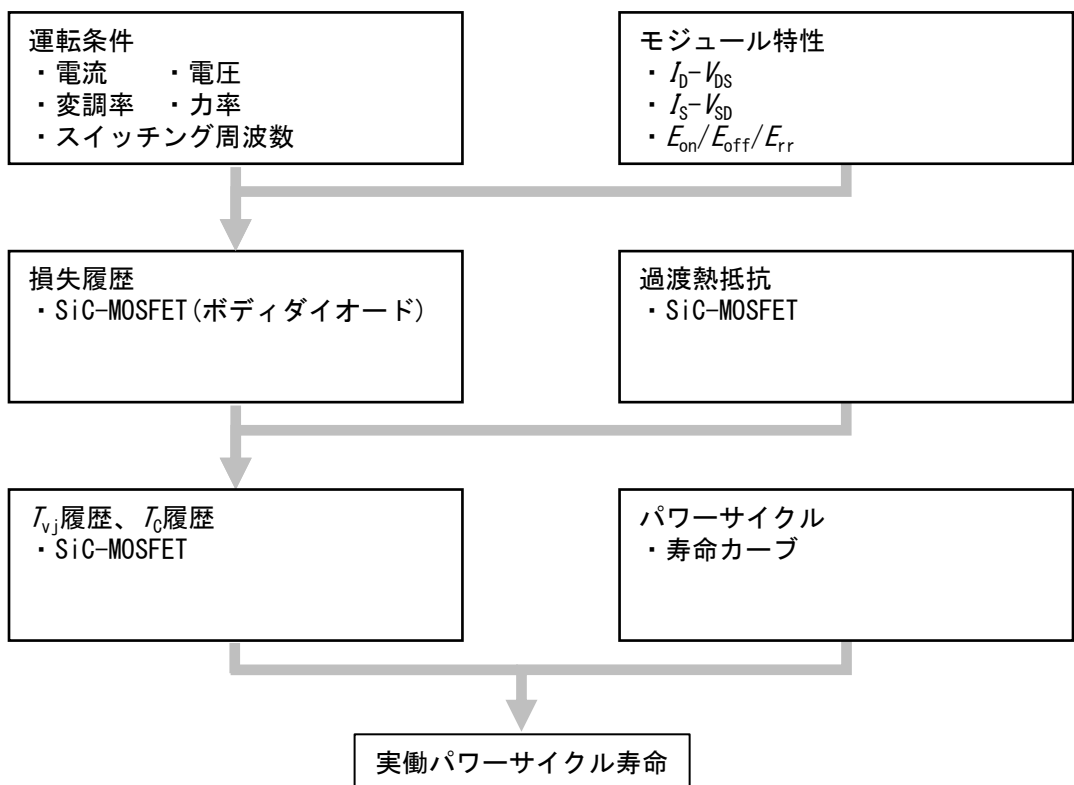


図3.19 実働パワーサイクル寿命の求め方

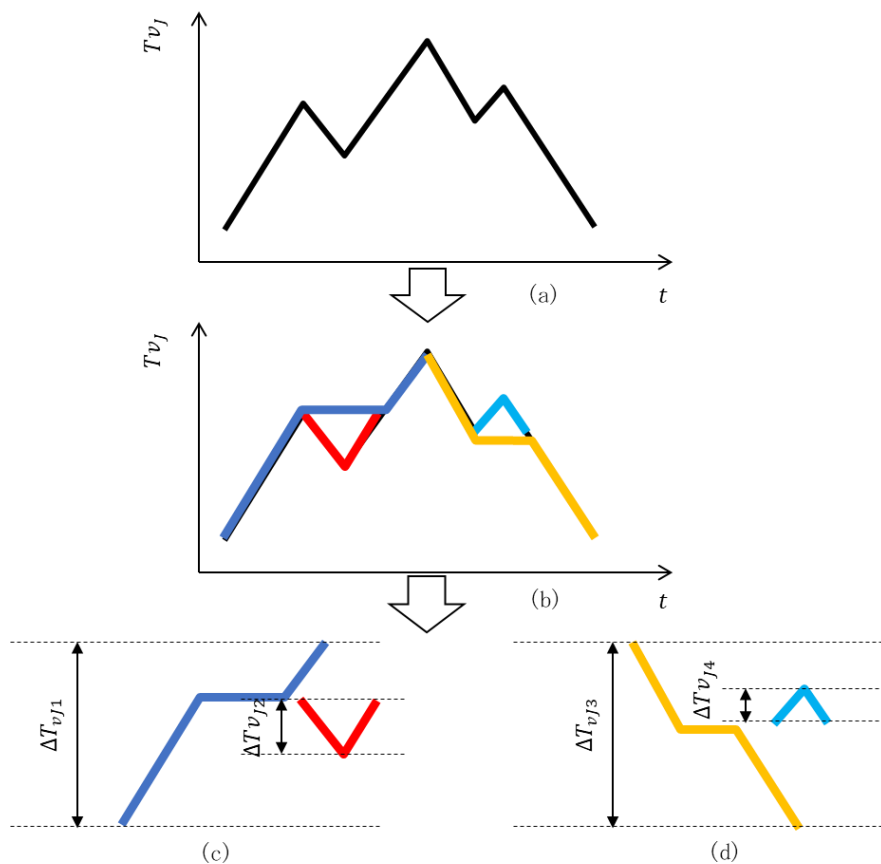


図3.20 実働パワーサイクル寿命推定：レインフローアルゴリズム

3-5-6. サーミスタによるパワーモジュールの温度モニタリング

NTC (Negative Temperature Coefficient) サーミスタが搭載されているパワーモジュールでは、サーミスタを利用して稼働中のパワーモジュールの温度を監視することができます。NTCサーミスタの抵抗 R とサーミスタの絶対温度 T_r の間には、以下のような指数関数で近似される関係があります。

$$R = R_0 \cdot \exp\left(B \left(\frac{1}{T_r} - \frac{1}{T_0}\right)\right) \quad \text{--- (36)}$$

ここで、 B はサーミスタの抵抗の温度依存性を表す B 定数、 R_0 は基準温度 T_0 でのサーミスタの抵抗を表します。

上記 (36) 式で表される関係から、サーミスタの抵抗値を測定することにより、サーミスタの温度を推定することができます。実際には (36) 式は近似誤差を含むため、図3. 21に示すようなサーミスタの R - T 関係図を参照することで、より正確な温度測定が可能です。

ただし、サーミスタはパワーモジュール内部のSiC-MOSFETチップから離れた場所に搭載されているため、サーミスタ温度 T_r はジャンクション温度 T_{vj} とは異なることに注意が必要です。 T_{vj} と T_r の関係は、パワーモジュールの動作条件によって変動するため、 T_{vj} の推定、特に短時間負荷による T_{vj} の過昇温の保護にサーミスタを使うことはできません。一般的な運転条件において、サーミスタ温度 T_r 、ジャンクション温度 T_{vj} 、ケース温度 T_c には以下の関係が成り立ちます。

$$T_c < T_r < T_{vj} \quad \text{--- (37)}$$

また、一般的な運転条件では、定常状態において $T_c \approx T_r$ が成立します。したがって、放熱グリースやヒートシンク、冷却水の異常による長時間の T_c 上昇を検知するためにサーミスタを利用することは可能です。

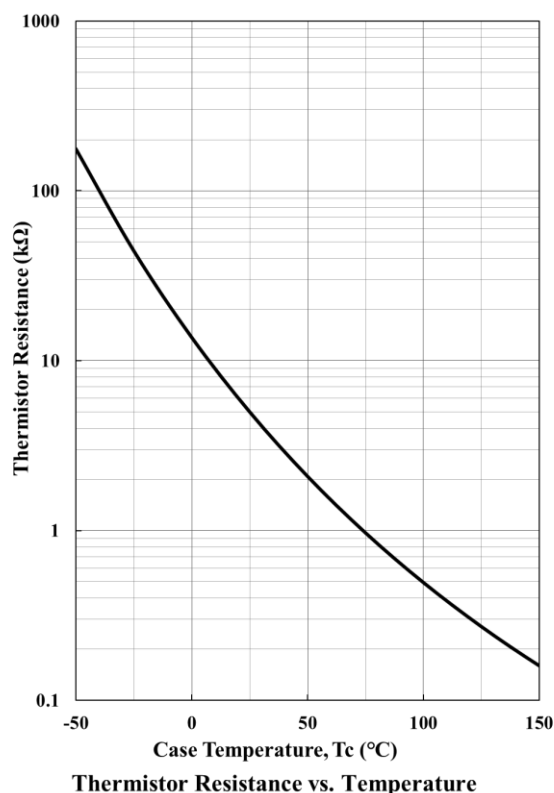


図3. 21 NTCサーミスタの抵抗値と温度の関係：代表例

3-6. 保護回路

3-6-1. 短絡・過電流

(1) アーム短絡

図3.22にSiC-MOSFET短絡試験模式波形を示します。装置が何らかの異常により素子が短絡状態になるとSiC-MOSFETのド레인電流 I_D が増加します。SiC-MOSFETは、飽和電流値が非常に高いため、短絡時の大電流で、SiC-MOSFETは熱破壊します。SiC-MOSFETが非破壊で電流を遮断できる時間を短絡耐量として規定しています。ゲート駆動回路は短絡検出から保護回路遮断するまでの遅延時間を短絡耐量より短くする必要があります。短絡耐量は V_{DS} や V_{GS} 、 T_{vj} に依存し、一般的に短絡耐量は電源電圧 V_{DD} が高い程、 V_{GS} が高い程、また T_{vj} が高い程短くなります。

素子（SiC-MOSFET）が破壊した場合、あるいは上下アームに同時にオン信号が入力された場合、アーム短絡が発生します。

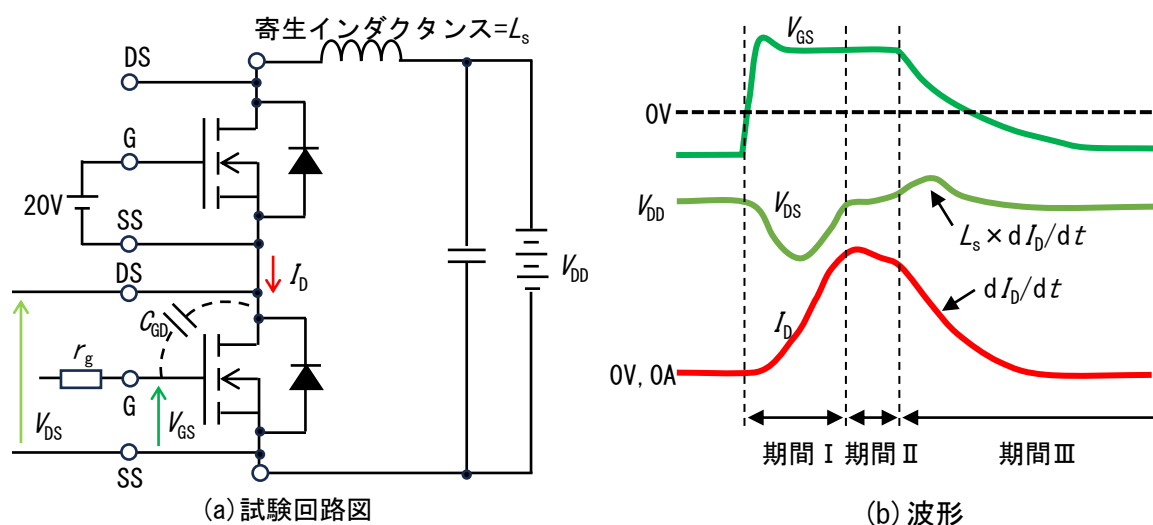


図3.22 SiC-MOSFET短絡試験模式波形

波形は大きく3つの期間に分けられます。

期間Ⅰ：SiC-MOSFETがターンオンし、電流が流れ始める。 V_{DS} は寄生インダクタンス L_s 、および dI_D/dt により低下します。 dI_D/dt が低下すると、 V_{DS} は増加し dV_{DS}/dt が発生する。この dV_{DS}/dt により C_{GD} を通じて、ド레인からゲートに電流が流れ、 V_{GS} はゲート電源電圧より短時間高くなります。これによりド레인電流 I_D が増加しピークが発生します。なお、この時のゲート電圧は絶対最大ゲート電圧を超えないようにしてください。 dV_{DS}/dt はターンオンゲート抵抗に大きく依存しますので、設定に当たっては十分ご注意ください。

期間Ⅱ：SiC-MOSFETの自己発熱により、時間とともに T_{vj} が増加するため、 I_D は減少します。

期間Ⅲ：ゲートがオフとなり、 $L_s \times dI_D/dt$ の跳ね上がり電圧が発生します。この時、通常のターンオフゲート抵抗で遮断した場合、遮断時の跳ね上がり電圧が高くRBSOAを逸脱する可能性があるため、短絡検出時のターンオフゲート抵抗は、通常のターンオフ抵抗値より大きい値で設定することを推奨します。

(2) 出力短絡および地絡

図3. 23に出力短絡と地絡の電流経路を示します。出力短絡はモータが故障した場合、あるいは制御あるいはゲート回路がある相で固着した場合に発生します。

図3. 24に出力短絡模擬試験回路と波形を示します。出力短絡では、平滑コンデンサとモジュール間の寄生インダクタンス L_s に加え、短絡経路にモータ巻線インダクタンスおよびインバータとモータ間の配線ケーブルのインダクタンス分 L_D を持っています。短絡経路のインダクタンスを

$$L_{sh}=L_s+L_D \quad \text{--- (38)}$$

とすると、電流上昇率 di/dt は、電源電圧を V_{DD} として

$$di/dt=V_{DD}/L_{sh} \text{ (A/sec)} \quad \text{--- (39)}$$

で表され、短絡開始時からの時間を t (sec) とすれば、ドレイン電流 I_D は

$$I_D=di/dt \times t \text{ (A)} \quad \text{--- (40)}$$

となります。 I_D が飽和電流に達すると、ドレイン電圧 V_{DS} は増加し、アーム短絡時と同様に、SiC-MOSFETには高電圧 V_{DD} が印加された状態で、飽和電流が流れるため大きな発熱が発生します。

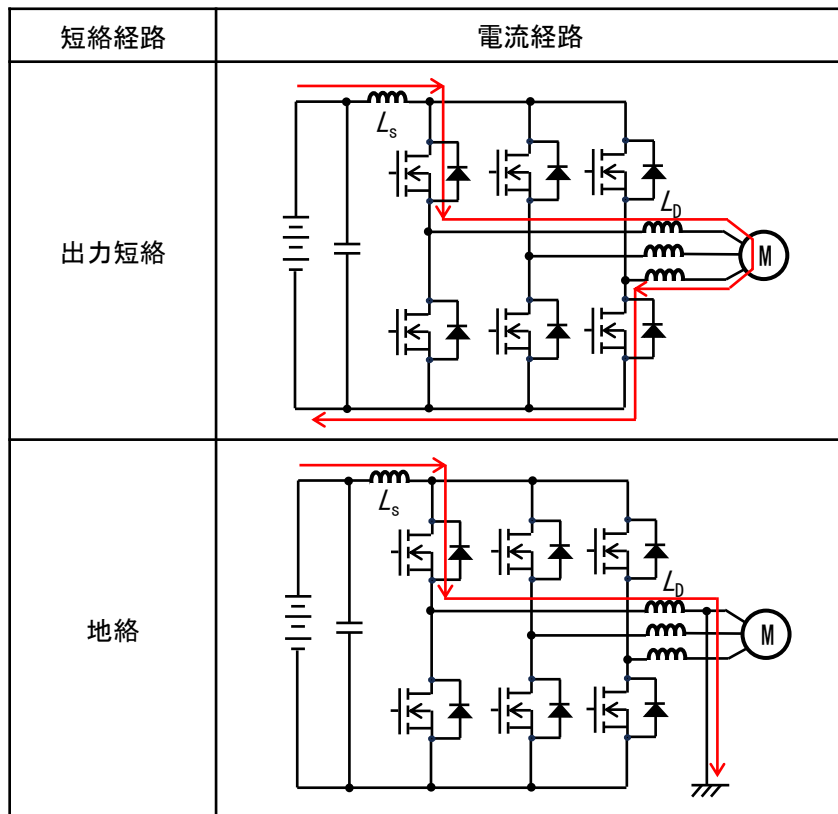


図3. 23 出力短絡と地絡の電流経路

一方、インバータとモータ間のケーブルあるいは、モータが地絡した場合も図3. 24と同様の波形になります。

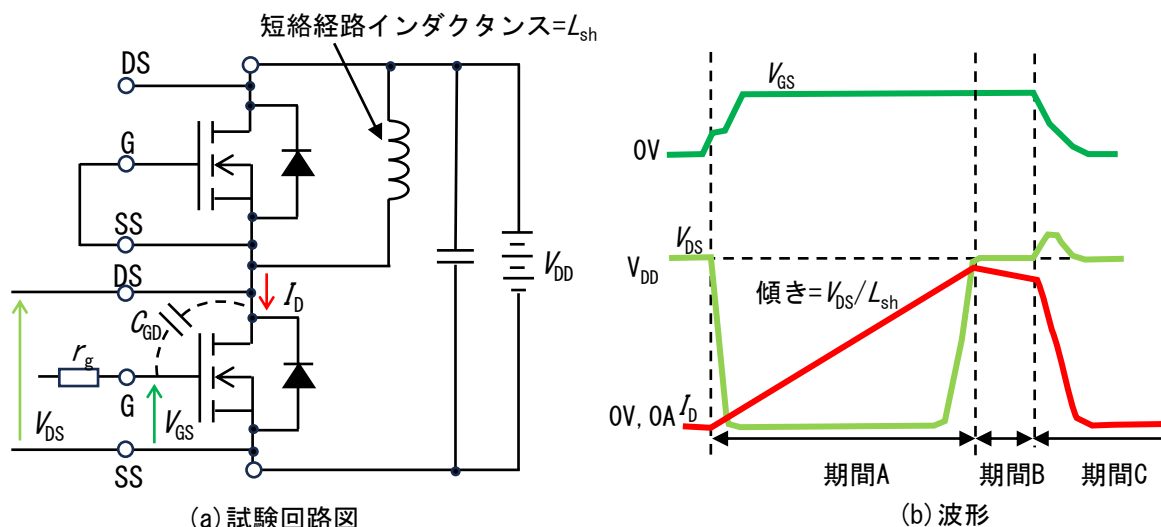


図3.24 出力短絡模擬試験回路および波形

3-6-2. 過電圧

(1) 過電圧発生原因

SiC-MOSFETターンオフ時、あるいはダイオードリカバリ時に発生する di/dt により、SiC-MOSFETモジュールと平滑コンデンサ間の配線インダクタンス L_s によりサージ電圧 $=di/dt \times L_s$ が発生します。ターンオフサージ電圧のピーク電圧 V_{dp} は、直流電圧を V_{DD} として、

$$V_{dp} = V_{DD} + di/dt \times L_s \quad \text{---(41)}$$

で表せます。システム上の最大直流電圧条件下において、電圧・電流の過渡特性（ローカス）がRBSOAおよびRRSOA内であることを確認ください。

(2) サージ電圧抑制方法

サージ電圧を抑制する方法として、下記があります。

- SiC-MOSFET駆動回路のゲート抵抗や、負バイアスを調整し di/dt を抑制する。
(詳細は3-2項「ゲート駆動回路」を参照ください)
- 平滑コンデンサをできるだけSiC-MOSFETモジュールの近くに配置ください。また、フィルムコンデンサ等の内部インダクタンスが低いコンデンサを使用ください。
- 寄生インダクタンス L_s を低減するため、配線を太く・短いバスバーを使用する。また、PN配線を平行平板配線（ラミネートバスバー）とすると効果的です。

(3) サージ電圧特性例

図3.25にSiC-MOSFETターンオフ、およびダイオードリカバリ時サージ電圧のドレイン電流依存性の例を示します。SiC-MOSFETターンオフサージ電圧 V_{Dsp} はドレイン電流 I_D が大きいくほど高くなります。一方、ダイオードのリカバリサージ電圧 V_{AKP} は低電流側で大きくなる傾向があります。このように、サージ電圧は、電圧・電流条件、駆動条件、駆動（周囲）温度、回路条件などにより変化します。このため、システムとして使用が想定されるすべての動作条件において、仕様書に記載されたRBSOA、およびRRSOA内であることを確認ください。

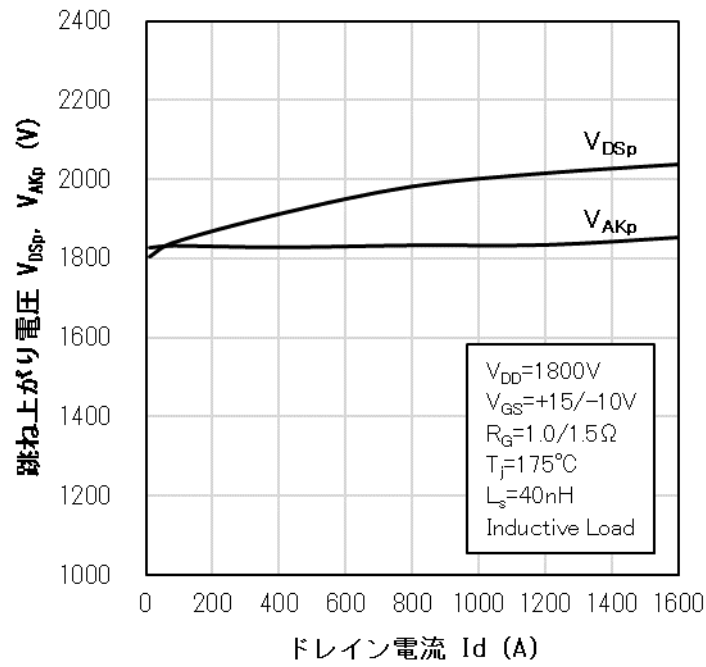


図3.25 SiC-MOSFETターンオフおよびダイオードリカバリ時サージ電圧のドレイン電流依存性：代表例

4 章. 取付け上の注意

4-1. SiC-MOSFETモジュールの冷却フィンへの取付け

4-1-1. 推奨締付トルク

仮締め、本締めの各推奨トルクを表4.1に示します。

表4.1 SiC-MOSFETモジュール取付け部の推奨トルク値

No	ねじ	定格トルク (N・m)	推奨トルク (N・m)	仮締トルク (N・m)	本締トルク (N・m)
1	M6	6.0	5.5	1.5~2.0	5.0~6.0

4-1-2. サーマルグリースの塗布とモジュール取り付け方法

(1) 目的

適切な熱インターフェースは、パワーモジュールをヒートシンクに取り付ける際に考慮すべき重要な事項です。サーマルグリースは、パワーモジュールとヒートシンク間の熱抵抗を低減するためのサーマルインターフェース材料として広く使用されています。適切な熱インターフェースを実現するためには、グリースを正しく塗布する必要があります。グリースの塗布を誤るとチップが過熱する恐れがあり、モジュールの破壊につながる可能性があります。

(2) 塗布方法

当社で確認したヒートシンクへの実装方法を紹介します。ヒートシンクの形状により最適な取付け方法は異なります。したがって、一例としての紹介となりますので、実装状態を保証するものではありません。図4.1にワークフローを示し、図4.2にワークフローで使用するステンシルのパターン例を示します。

手順は以下の通りです。

Step1：ステンシルをセット

ベースプレート表面の異物を除去して図4.1(a)のようにベースプレート上にステンシルをセットします。

Step2：グリースを塗布

図4.1(b)に示すようにステンシルの端にグリースをベースプレートの表面全体に十分に行き渡るように塗布します。

Step3：グリースを絞る

図4.1(c)に示すように、スキージでグリースをステンシルに押し込みます。図4.1(d)に絞り後のグリースの状態を示します。

Step4：ステンシルを取り外す

図4.1(d)のように絞り終わったらステンシルを取り外します。

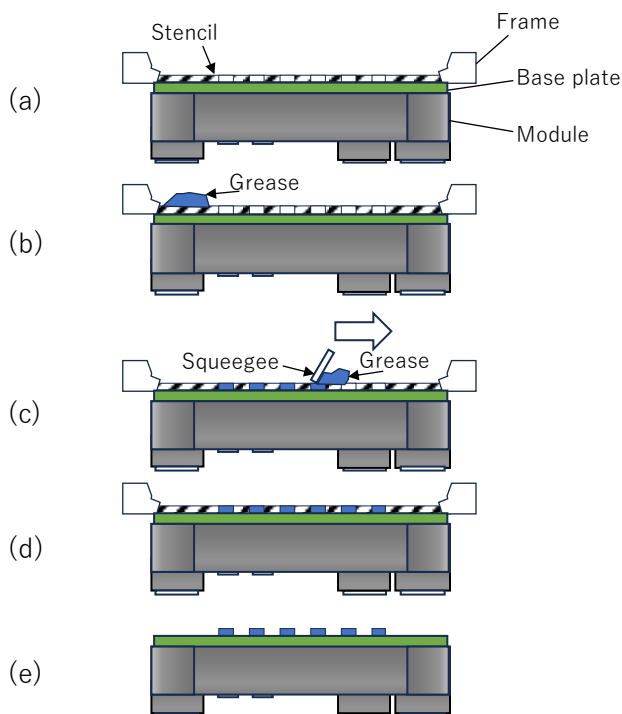


図4.1 グリース塗布作業の流れ

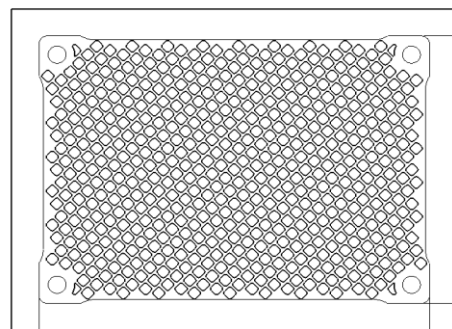


図4.2 ステンシルのパターン例

サーマルグリースの評価方法は、当社営業窓口までお問合せください。

4-1-3. 推奨するねじの締付け順序

4点締めモジュールの仮締め、本締めの場合、図4.3に示すような順序で締付けてください。

仮締め時； 1 ⇒ 2 ⇒ 3 ⇒ 4 … の順

本締め時； … 4 ⇒ 3 ⇒ 2 ⇒ 1 の順

なお、締付ける順序は対角線の順とし、その開始位置の制約は特にありません。

(増締め時も同様です)

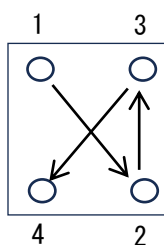


図4.3 SiC-MOSFETモジュール締付け順序

4-1-4. ヒートシンクの表面粗さ、反りなどについて

重要事項

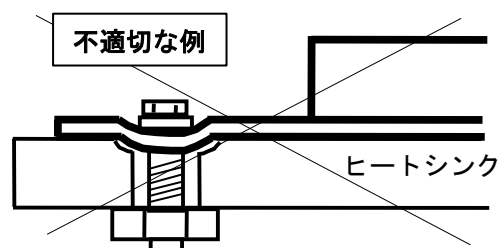
- ヒートシンクの表面粗さは、「25S」以上に滑らかにしてください。
- ヒートシンクの反りは、凹および凸について、ねじ穴間隔で50 μ m以下としてください。
- ヒートシンクの表面には、バリなどが無いことを確認し、ねじ穴は必ず面取りをしてください。
- SiC-MOSFETモジュールとヒートシンクの間に、切削物などの異物が挟まれないようにしてください。

4-1-5. ヒートシンクのモジュール取付け用穴について

ヒートシンクの取付け穴径が大きすぎますと、図4.4に示すようにSiC-MOSFETモジュールの金属ベースが変形し、モジュール内のチップを損傷する可能性があるので、使用するねじの大きさに適切な取付け穴径を選定してください。使用するねじに対する取付け穴径、および面取りの推奨値を表4.2に示します。

表4.2 推奨の取付け穴径と面取り値 (mm)

No.	ねじ	取付け穴径	推奨面取り値
1	M6	$\phi 7.5$	0.5



取付け穴径が大きすぎるとSiC-MOSFETモジュールの金属ベースが変形する

図4.4 不適切なヒートシンクへの取付け例

4-2. 端子への取付け

4-2-1. 端子の取り扱い

図4.5に、nHPD2パッケージの端子に許容される最大荷重を示します。nHPD2パッケージの主端子部には、引張方向及び水平方向で50N/端子、圧縮方向で250N/端子以上の引張、圧縮荷重を掛けないでください。また、モーメント（回転力）や、片側の主端子のみへの偏荷重は与えないでください。特に、主端子にバスバーを取り付けた状態でバスバーの反対側の端部に荷重を与えると、バスバーの長さ按比例した大きなモーメントが発生することがあるので注意してください。素子パッケージ、および主端子の変形によって、パッケージの破損や素子内部の配線の短絡、断線などが発生する場合があります。主端子/補助端子は、引き起し、または屈伸しないでください。端子が欠損する恐れがあります。

許容荷重は、バスバー接続時1回のみの静的な負荷に対する値です。熱変形や振動による繰り返しの負荷には対応していません。使用中には機械力や振動が端子に伝わらないようにしてください。また、端子部が重量物を保持するような構造をとる場合、端子に加重が掛かり折損が発生する場合がありますので、事前に実機での振動試験の評価をしてください。

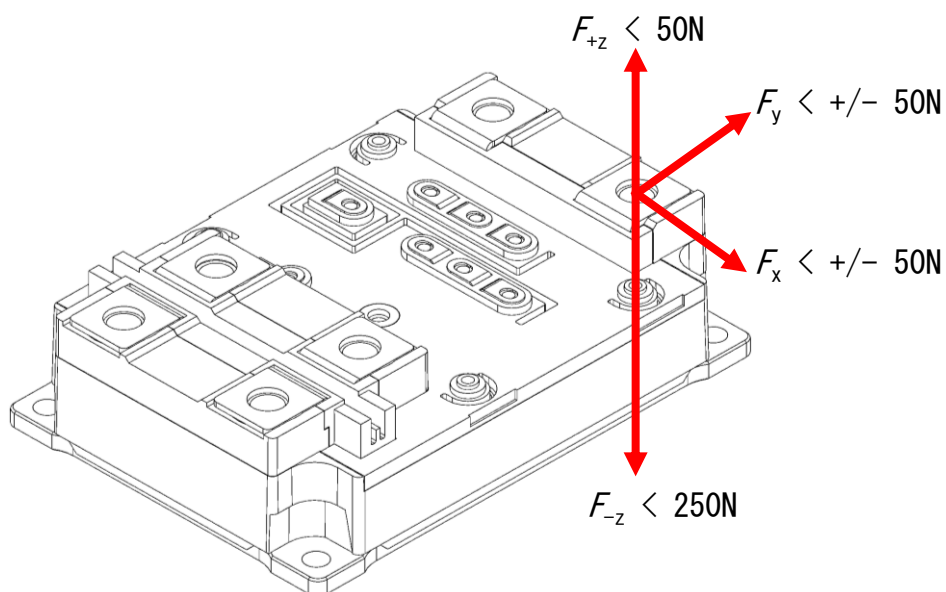
端子とバスバーの界面に潤滑剤を用いしないでください。端子とバスバーの界面の摩擦係数が低下すると、バスバー取り付け時のねじの締付トルクにより端子が回転し、パッケージの破損や素子内部の配線の短絡、断線などが生じる可能性があります。

4-2-2. 推奨するねじの締付け順序

端子部のねじの締付け順序については、特に規定はありません。

4-2-3. ねじ締付け方法

手動、または電動ドライバで、表4.3に示す推奨トルクで取付けてください。ねじ面は清浄で、かつ潤滑されていないことを推奨します。インパクトレンチやインパクトドライバーは使用しないでください。



各2端子に偏荷重を与えないでください。
モーメント（回転力）を与えないでください。

図4.5 端子への許容最大荷重

表4.3 スクリュー端子部取付け時のトルク

No.	ねじ	定格トルク (N・m)	推奨トルク (N・m)	最小値トルク (N・m)	備 考
1	M3	0.8	0.65	0.5	補助端子部
2	M8	15.0	15.0	12.0	

4-2-4. 推奨するねじの深さ

スクリータイプの取付け部の断面図は、図4.6のようになっています。ねじの深さ（長さ）の推奨値は、同図における「 d 」の長さ（ナットからのみ出し長さ）が1～2mmとなるように選択してください。

図4.6における各寸法（ a 、 b 、 c ）は、ねじの種類によって表4.4のようになります。ここで、これらの寸法には配線、そのほかの厚みは含まれていません。

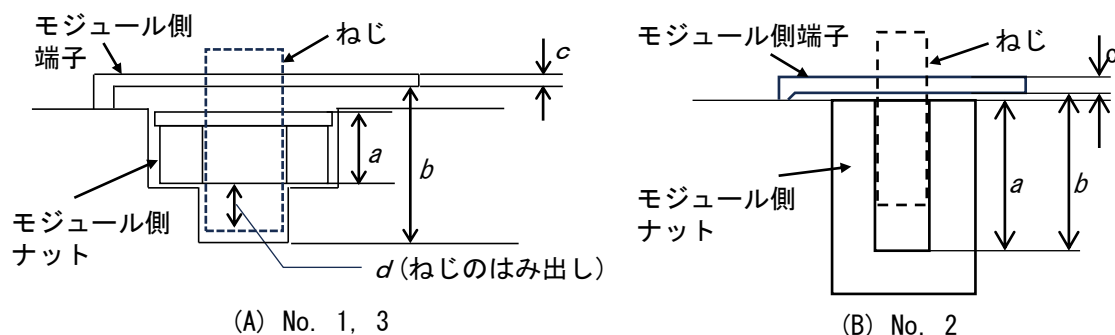


図4.6 モジュール側ねじ穴の断面図

表4.4 ねじ穴各部の寸法
(パッケージタイプ：nHPD2) (図4.6、 a 、 b 、 c)

No.	ねじ	a (mm)	b (mm)	c (mm)	備 考
1	M3	2.4	5.5	0.5	S2main, T, D1AUX, D2AUX
2	M3	6.5	6.5	0.5	G2, S2AUX, S1AUX, G1
3	M8	8.0	15.0	1.5	

4-3. バスバーとキャパシタ接続の設計リファレンス

パワーモジュールのDC端子にバスバーを介してキャパシタを取り付ける場合、バスバーの浮遊インダクタンスが小さくなるように注意する必要があります。浮遊インダクタンスが大きいと、ターンオフ時の跳ね上がり電圧が大きくなり、パワーモジュールの V_{DS} 定格電圧を上回るリスクが生じます。パワーモジュールを使用する際には、跳ね上がり電圧を含めた電圧がパワーモジュールの V_{DS} 定格電圧を上回ることが無いように注意する必要があります。また、パワーモジュールのスイッチング損失は、バスバーの構造の影響を受けて変動し、スペックシート記載の値と差異が生じるため、インバータの接続条件で特性を測定する必要があります。

図4.7に、nHPD2パッケージにバスバーとキャパシタを接続した例を示します。この例では、DCバスバーを積層構造にすることにより、バスバーの浮遊インダクタンスを低減しています。弊社の実施するパワーモジュール特性評価の際には、同様のバスバー設計を用いています。

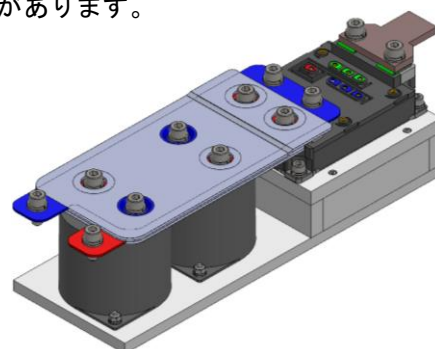


図4.7 パワーモジュール、バスバー、キャパシタ取付けの例

4-4. バスバー取付け時の注意事項

主端子や補助端子を持ち上げたり、曲げたり、引っ張ったりしないで下さい。破損する場合があります。また、端子部分が大荷重を保持するような構成では、過大な負荷により端子が損傷する場合があります。必ず事前に振動試験による実機評価を実施して下さい。

表4.3に端子接続時の推奨締付けトルクを示します。同一のバスバーに複数の主端子を接続する場合は、全ての主端子に対して、表4.3に示す推奨トルクの30%程度のトルクでの仮締めを完了後、本締めを実施して下さい。取外す時にも、全ての主端子のボルトを緩めるまで、各主端子には仮締めトルク程度のトルクを残して下さい。仮締めトルクを与えない状態で特定の主端子のみに過大なトルクを負荷すると、ケースが破損する恐れがあります。

図4.8にバスバー接続例を示します。主端子へのバスバー取付け、あるいは取外し時には、バスバーを主端子の直近の部分で支柱等に固定し、バスバーに加わる外力や締付トルク、または緩めトルクが直接ケースに伝わることを無いように注意して下さい。過大な外力や締付トルク、または緩めトルクがケースに負荷されると、ケースが破損したり、パッケージ内部の配線に短絡や断線が発生する恐れがあります。バスバーを支柱等に固定する場合、接続の際には、モジュールにバスバーからの引張荷重ではなく、圧縮荷重が作用することを推奨します。

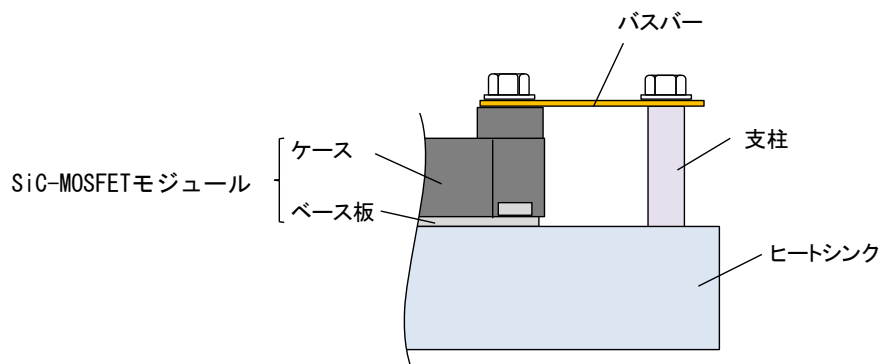


図4.8 端子へのバスバー取付け方法の例

パワーモジュール動作時の通電により、パワーモジュールの主端子には導通損失が発生し、その一部はバスバーを介して放熱されます。この結果、主端子のバスバー接続部の温度は上昇します。インバータ設計の際には、主端子のバスバー取付け部の温度変動、および放熱が、バスバー、およびその周辺部材の信頼性に与える影響を考慮する必要があります。図4.9に、主端子からの放熱量と主端子両端の温度差の関係を示します。ここでは、AC端子に1600Ap、および800Apの正弦波電流を通電した時の端子からの放熱量を示しています。

また、主端子の最高温度は、運転条件によってはモジュールの内部で発生することもあるため、大電流が通電される場合は、主端子のバスバー取付け部温度、およびケース温度に上限が設けられることがあります。

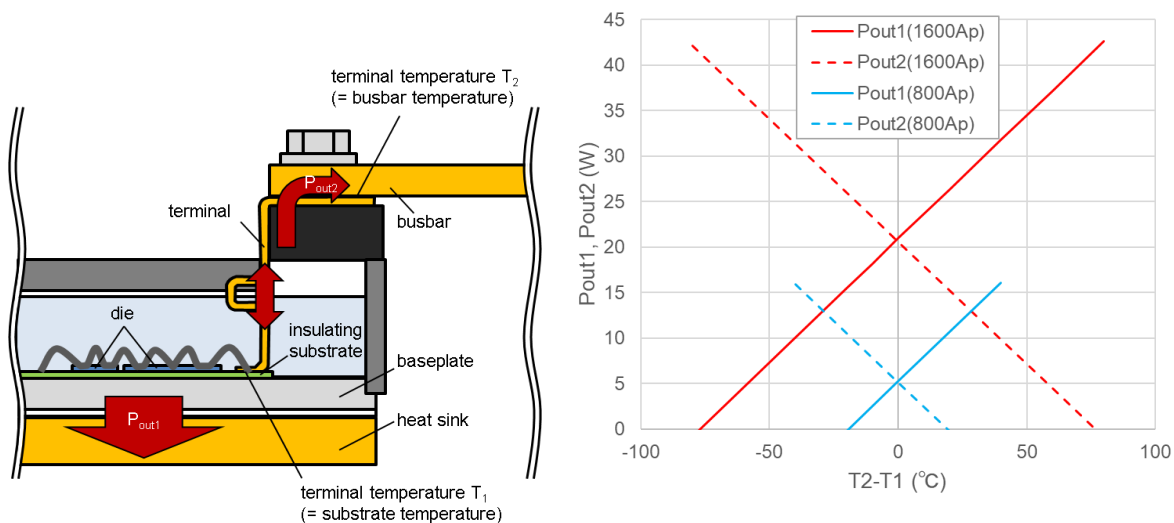


図4.9 主端子からの放熱量と主端子両端温度差の関係

4-5. PCBの取付け

モジュール上面にPCBを取付ける際のねじ端子部の推奨締付けトルクを表4.5に、PCB取付けねじ締付け順序を図4.10に示します。

PCBの4角のA～Dを図示した順序で締付けた後、内側の接続部4～11を任意の順序で締付けてください。

ねじ長さについては、スペック中の外形寸法図にねじ穴深さ寸法が記載されていますので、使用するPCB厚さを考慮し、長さを調整してください。

また、PCBの材料としては、FR-4(ガラス・エポキシ)基板を推奨します。

表4.5 PCB取付けねじ端子部の推奨締付トルク

No.	ねじの呼び径	定格トルク (N・m)	推奨トルク (N・m)
1	M3	0.8	0.65±0.15

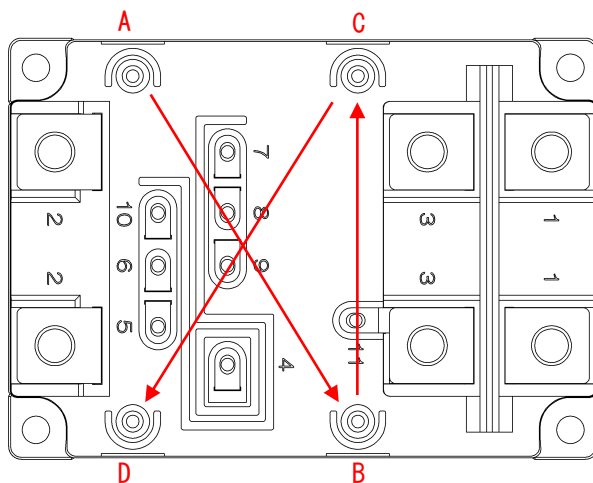


図4.10 PCB取付けねじ締付け順序

4-6. 取付け環境

重要事項

モジュールを取り付ける際の環境については、以下の点に注意してください。

- 有害物質について：導電性や放熱性が悪くなるので腐食性ガス雰囲気での使用は避けてください。なお、ガスにより端子や金属ベースが変色する場合があります。
- その他：SiC-MOSFETモジュールに雨滴がかからないよう、注意してください。

4-7. 保管・運搬上の注意事項

重要事項

(1) 以下の状態で保管ください。

- 温度：40℃以下
- 湿度：RH60%以下
- 塵あい：多量のほこりがある場所は避けてください。
- 有害物質：亜硫酸ガス、塩素ガスなどの腐食性ガスがないこと。
- その他：信号用ゲート・ソース端子に取り付けられている導電性金属は取り外さないでください。

(2) 運搬時の注意事項

- 運搬、移動の際は丁寧に取り扱い、投げたり、落としたりしないでください。デバイスを破損させる原因になります。なお、衝撃を加えたり、落下させた素子は使用しないでください。
- 運搬箱に指定された「取扱い注意、ワレモノ注意」などの遵守事項を守り、機械的振動や衝撃を与えないように取り扱ってください。
- 運搬箱は、雨や水滴で濡らすことのないように十分注意してください。

4-8. 静電破壊に対する注意事項

重要事項

SiC-MOSFETはMOSゲート構造を持っているので、静電気対策として以下の点に十分注意してください。

- 使用するまでは、ゲート・ソース間に取り付けられている導電性金属、またはテープを取り外さないでください。
- 取り扱うときは、人体を高抵抗（100kΩ～1MΩ程度）を通じて接地のうえ、パッケージ本体を持ち、ゲート端子には触れないでください。
- 作業台、はんだごてなど、素子が触れるものは必ず接地してください。
- 試験、検査の際、測定器の残留電荷が除去されていることを確認してください。また、各端子への電圧印加は「零V(0V)」から始め、「零V(0V)」に戻して終了してください。

4-9. SiC-MOSFETモジュールの回路配置、配線方法

- (1) SiC-MOSFETモジュールは、電源からの配線インダクタンスを小さくなるように配置ください。この配線インダクタンスが大きくなると、スイッチング時に過大な電圧の跳ね上がりを起こして、SiC-MOSFETモジュールが過電圧破壊する場合があります。主回路配線インダクタンスを低減させるために、ラミネートバスバーを使用することを推奨します。SiC-MOSFETモジュール・ラミネートバスバー・キャパシタを含めたインダクタンスについては、データシートの「ELECTRICAL CHARACTERISTICS」の「Test Conditions」に記載されたインダクタンスより小さい値となるように設計してください。
- (2) ゲート回路とSiC-MOSFETモジュールの間の配線も短くしてください。配線が長くなると、ゲート電圧の立ち上がりや立ち下がり時間が遅くなり、スイッチング時間が長くなったり、誘導ノイズを拾いやすくなります。配線インダクタンスを下げ、誘導ノイズを防止するには、より線（ツイストペア）やシールド線構造が有効です。

4-10. 測定上の注意事項

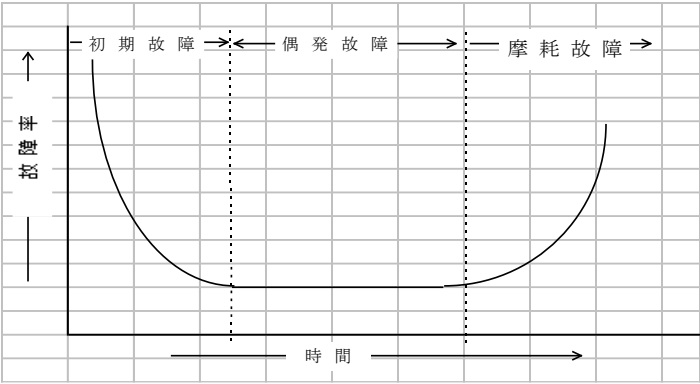
- (1) V_{OSS} 測定の場合は、制御用ゲート・ソース各端子をショートして測定ください。オープン状態で電圧を印加すると、MOSFETを破壊させる場合があります。なお、ヒートサイクル試験などによって、モジュールに結露の恐れがある場合は、100℃程度で2時間以上放置乾燥後、規定の温度条件で測定してください。
- (2) SiC-MOSFETモジュールは、モジュール内部のチップとモジュール端子との間に配線があるため、スイッチング時において、モジュール端子電圧とチップに印加される電圧とは異なります。
これは、電流の時間変化率を di/dt 、配線のインダクタンスを L とすると、 $L \times di/dt$ の電圧がインダクタンスの両端に生じるためです。したがって、ターンオン時は、チップに印加される電圧よりモジュール端子の電圧の方が高くなり、ターンオフ時は、モジュール端子の電圧よりもチップに印加される電圧が高くなります。この内部配線のインダクタンスは次世代パッケージ(nHPD2)で約10nHほどあります。チップに印加される電圧、すなわち電源電圧+ $L \times di/dt$ (V)が、素子定格電圧を超えないように注意してください。

5 章. 信頼性

信頼性に関して、一般的事項や用語の説明をします。
また、モジュール構造に対して特有の信頼性試験項目や内容を説明します。

5-1. 故障率

一般的に半導体デバイスの故障率は、時間の経過によって図5.1のように変化します。



初期故障：使用開始の比較的早い時期に設計、製造上、または使用環境との不適合によって生じる故障。

偶発故障：初期故障時期を過ぎ、摩耗故障時期に至る以前の時期に偶発的に発生する故障。

摩耗故障：疲労、摩耗、劣化現象などによって、時間とともに故障率が高くなる時期の故障。

図5.1 半導体デバイスの故障率（バスタブカーブ）

5-2. 故障因子

半導体部品の故障の起こりやすさを決定する要因は、下表5.1に示すように、製造上の内的因子と、使用上の外的因子に分けて考えられます。

下表に示したような故障の具体例が発生した場合には、原因となる因子を分析し、外的因子に関して適切な対策方法を行なってください。

表5.1 故障の原因

因子区分		故障の具体例
内的因子	部品の構成材、構造で決まる因子	(1) 金属間化合物生成故障（パープルプレーグ） (2) 熱膨張係数のミスマッチ
	製造工程中のゆらぎによって発生する因子	(1) 内部ボンディングワイヤ不良（位置、圧力、傷等の条件による） (2) チップ表面パターンの傷 (3) チップはんだ付け部の不良
外的因子	熱的ストレス	(1) 熱膨張による摩耗劣化や破壊 (2) 化学変化の促進（化合物生成等）
	電氣的ストレス	(1) 絶縁破壊（パッケージ） (2) 絶縁破壊（MOS構造を持つチップの場合）
	機械的ストレス	(1) 端子折れ (2) パッケージの割れ (3) 絶縁破壊（パッケージ）
	化学的ストレス	外部電極の錆
	放射線	表面電荷の蓄積による特性変化

5-3. 信頼性試験

当社では、SiC-MOSFETモジュール製品の高い信頼性を確保するため、各種信頼性試験を実施しております。以下に、当社で実施している代表的な試験項目の一例を示します。なお、実際の試験項目や条件などは、製品の型式や仕様により異なる場合があります。詳細な信頼性データにつきましては、各製品の納入仕様書や試験成績書をご確認ください。

表5.2 実施している代表的な信頼性試験項目（例）

分類	主な試験項目
環境試験	高温放置試験 低温放置試験 温度サイクル試験 高温高湿放置試験
機械的試験	振動試験（可変周波数・固定周波数） 機械的衝撃試験 実装応力試験 端子強度試験
電氣的・熱的耐久試験	高温逆バイアス試験（AC/DC） 高温ゲートバイアス試験（AC） 熱疲労試験 パワーサイクル試験

5-4. 品質保証体系図

当社の品質保証体系を図5.2に示します。

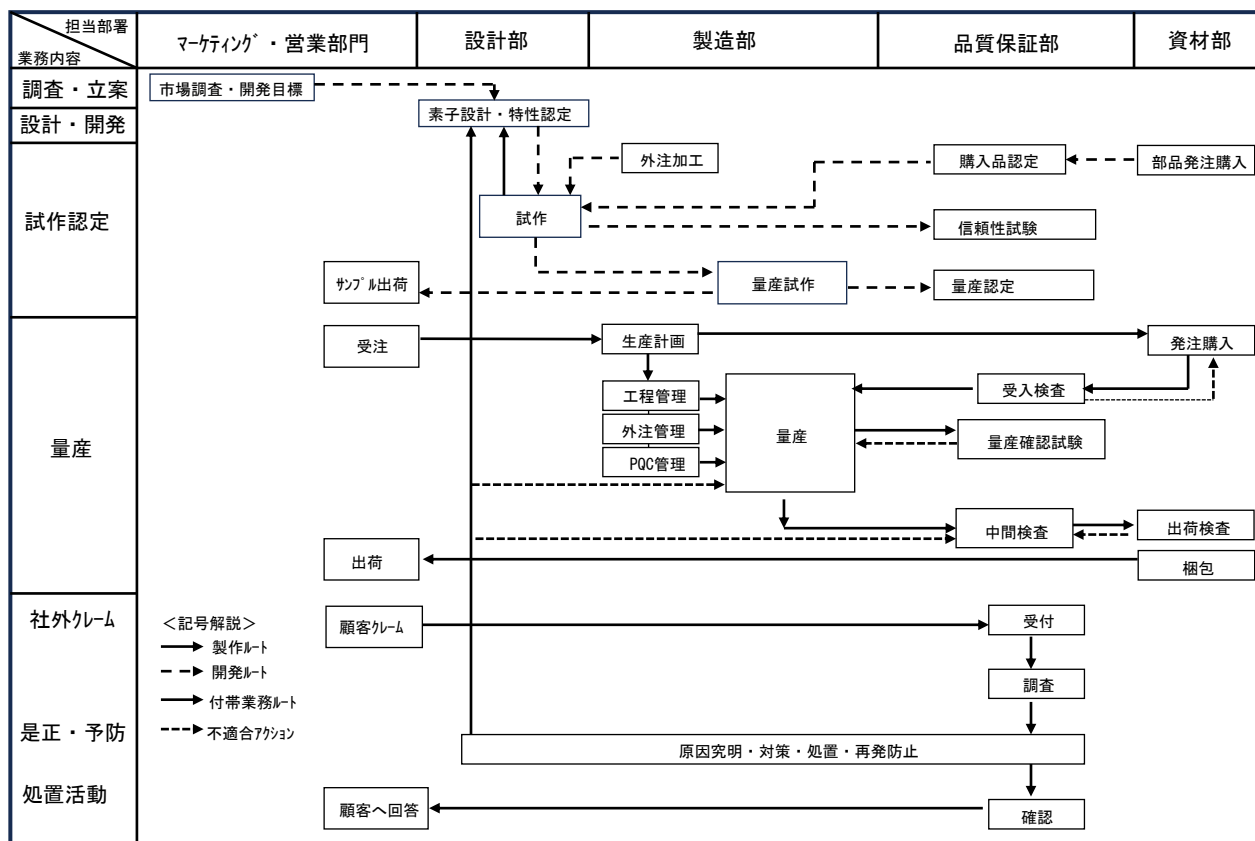


図5.2 品質保証体系図

6 章. トラブル時の対応

6-1. SiC-MOSFETモジュールの故障モード（電氣的故障モード）

SiC-MOSFETが破壊した際には、以下のツリーに従って破壊原因を調査ください。ただし、このツリーはSiC-MOSFET破壊原因調査の一助となりますが、必ずしも原因を特定できるとは限りません。

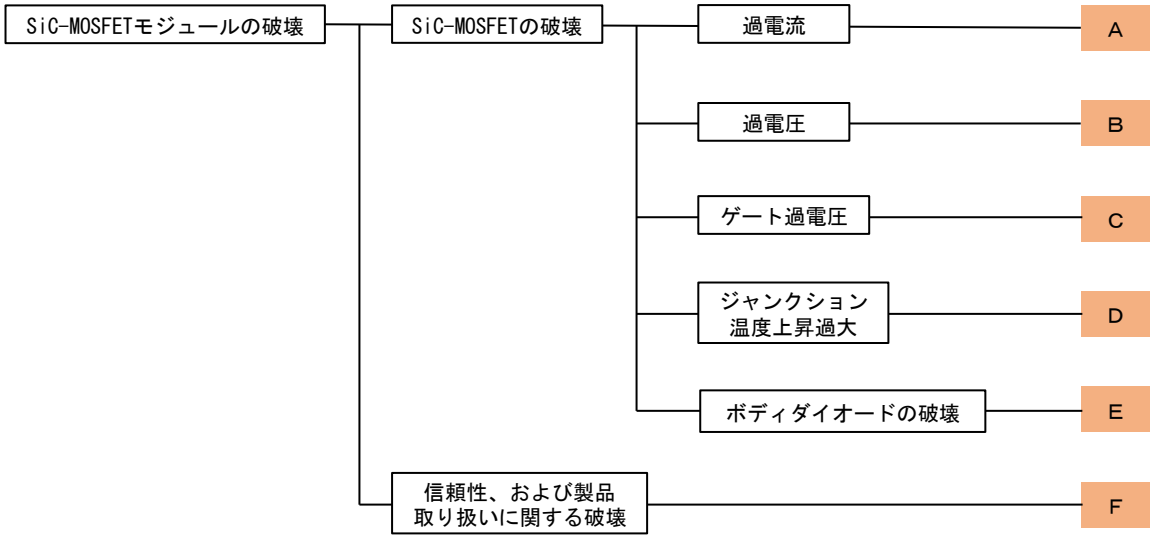


図6.1 SiC-MOSFETモジュールの故障モード

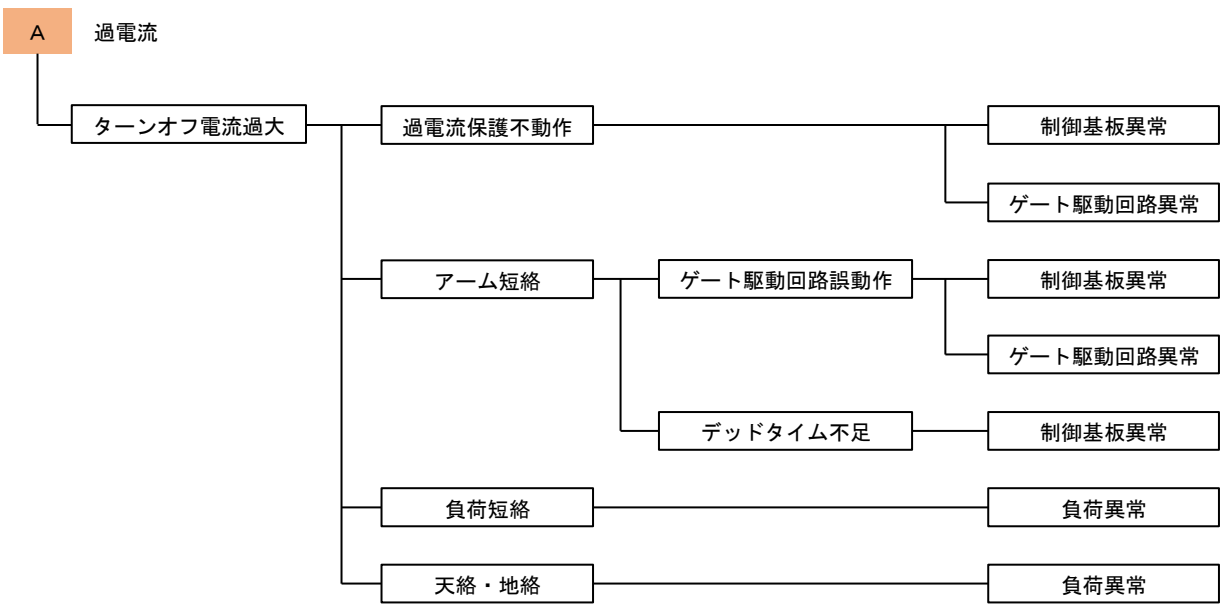


図6.2 故障モードA：過電流

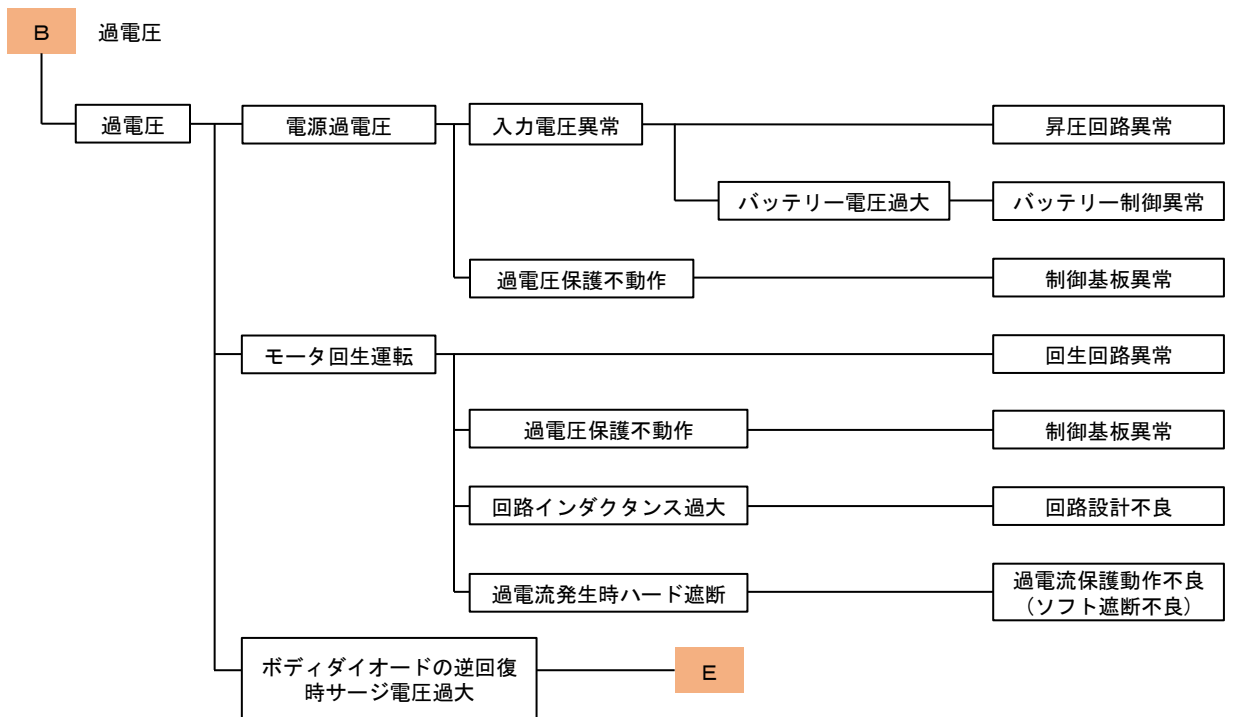


図6.3 故障モードB：過電圧

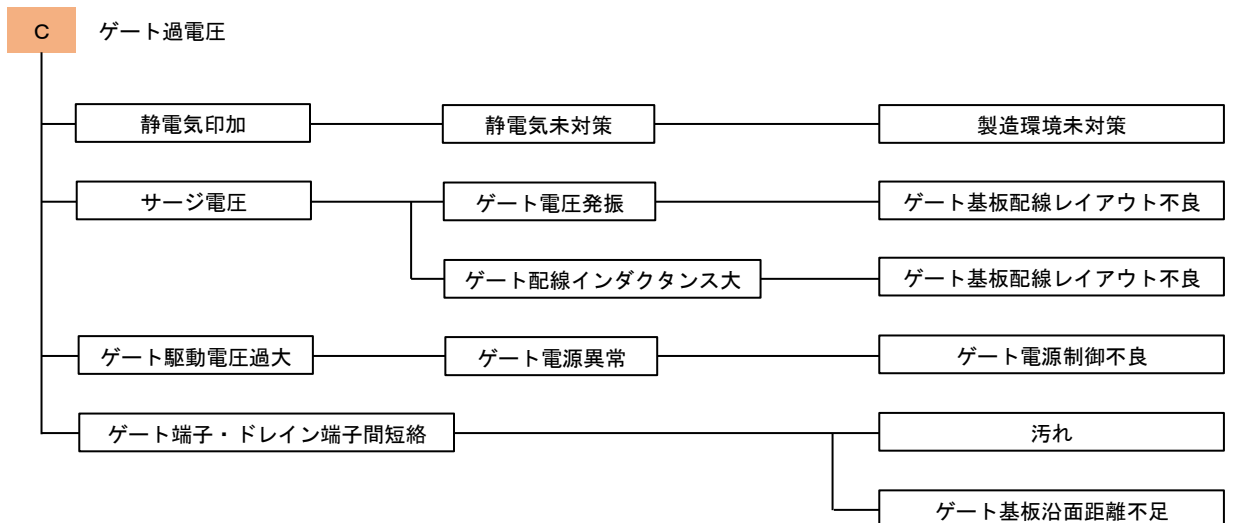
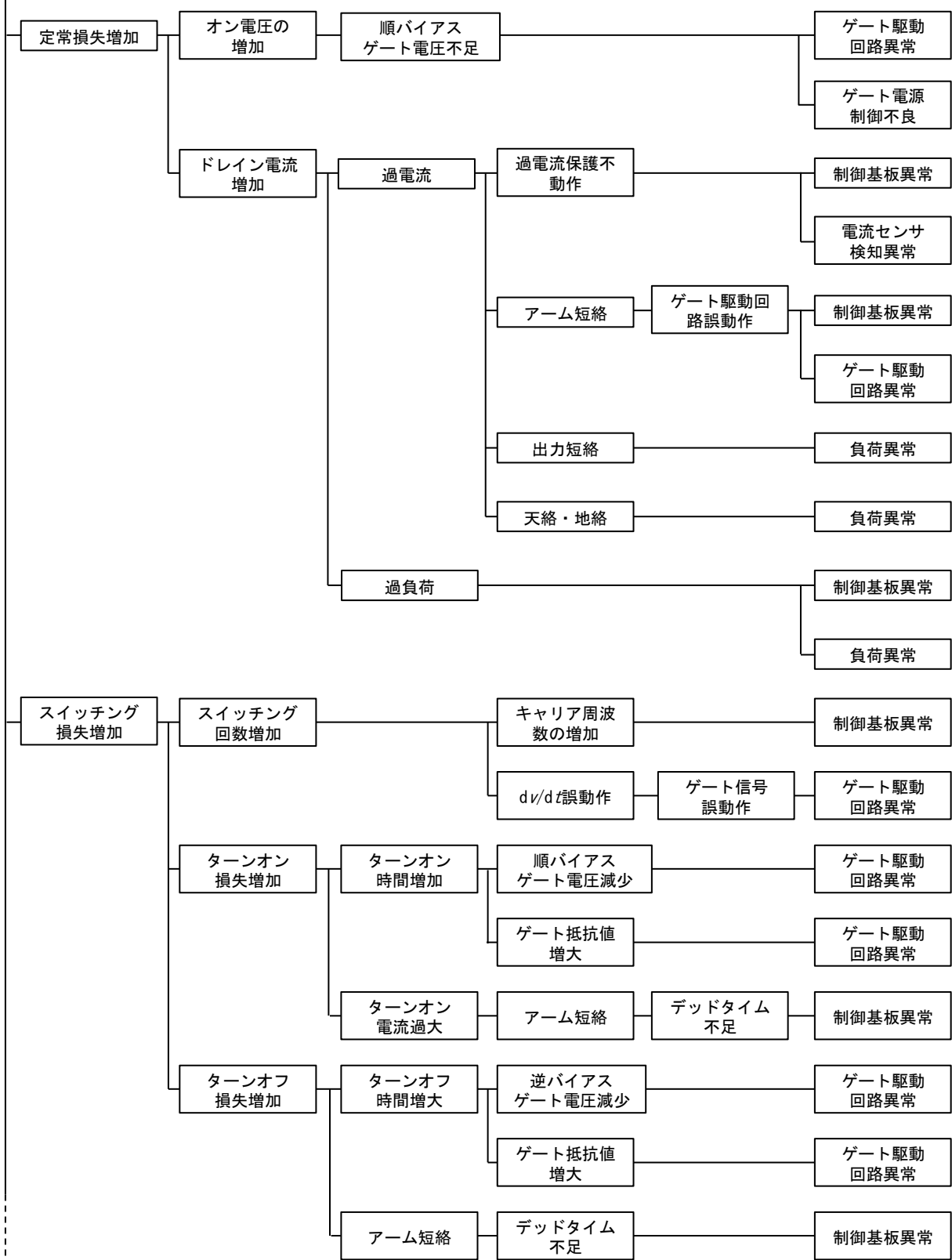


図6.4 故障モードC：ゲート過電圧

D ジャンクション温度上昇過大



(次ページへ続く)

図6. 5 故障モードD：ジャンクション温度上昇過大(1)

D : ジャンクション温度上昇過大 (続き)

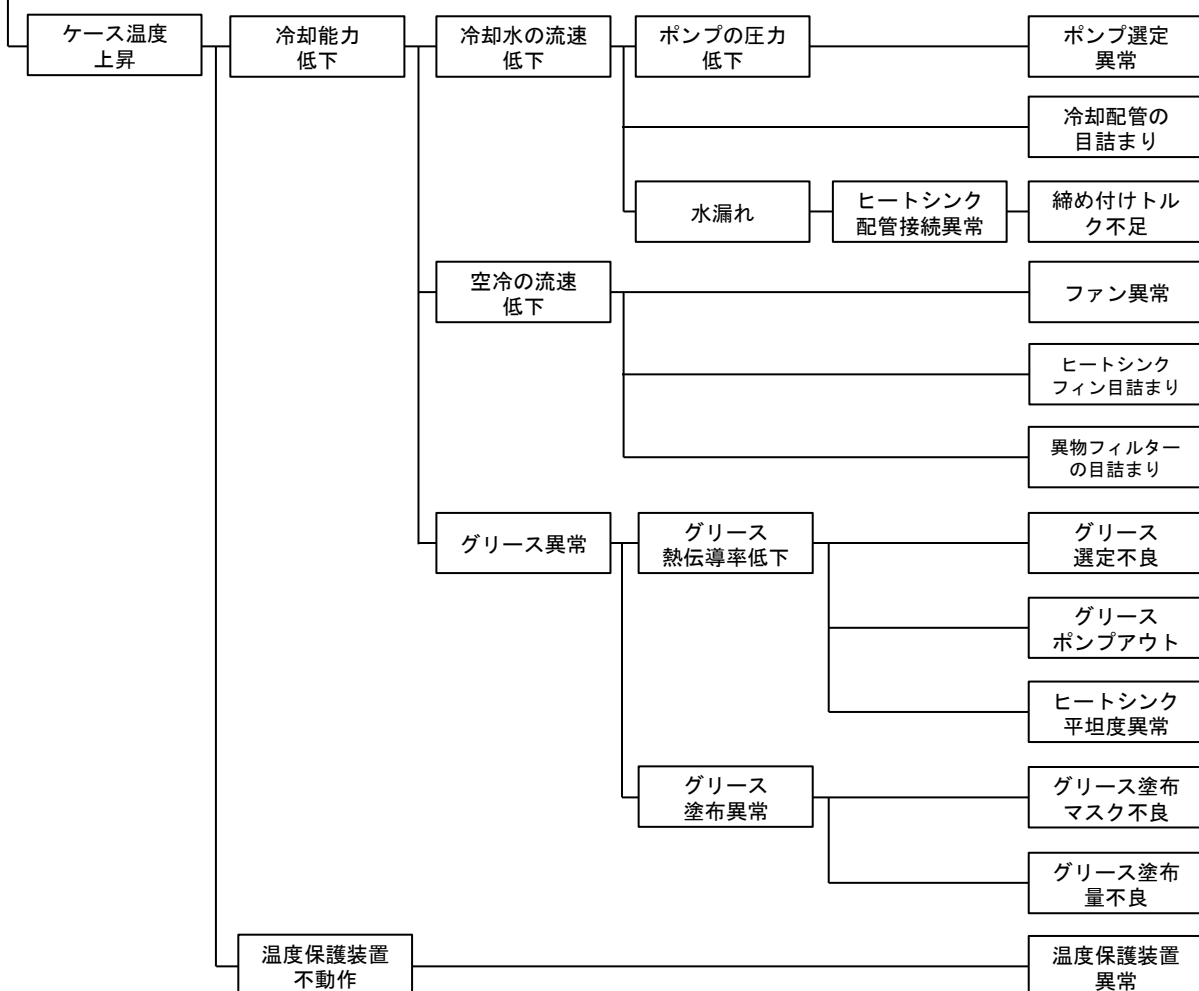


図6.5 故障モードD : ジャンクション温度上昇過大 (2)

E ボディダイオードの破壊

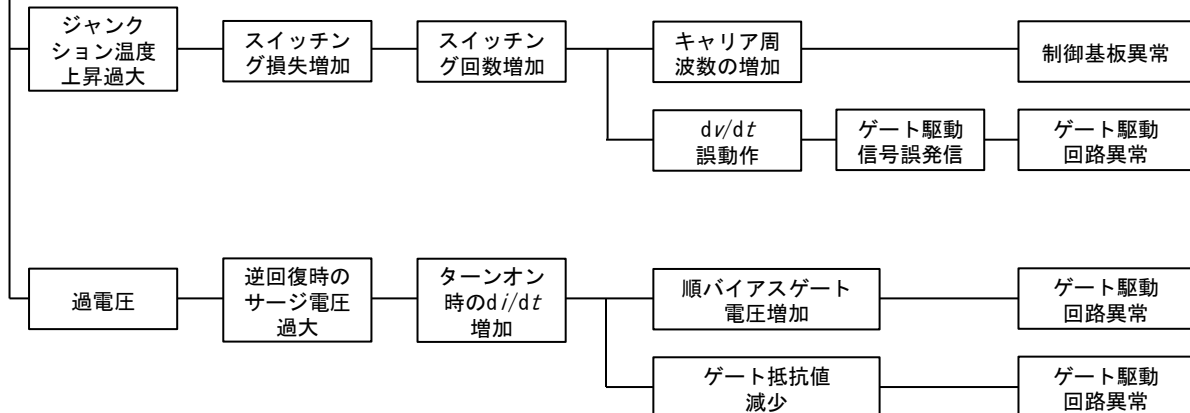
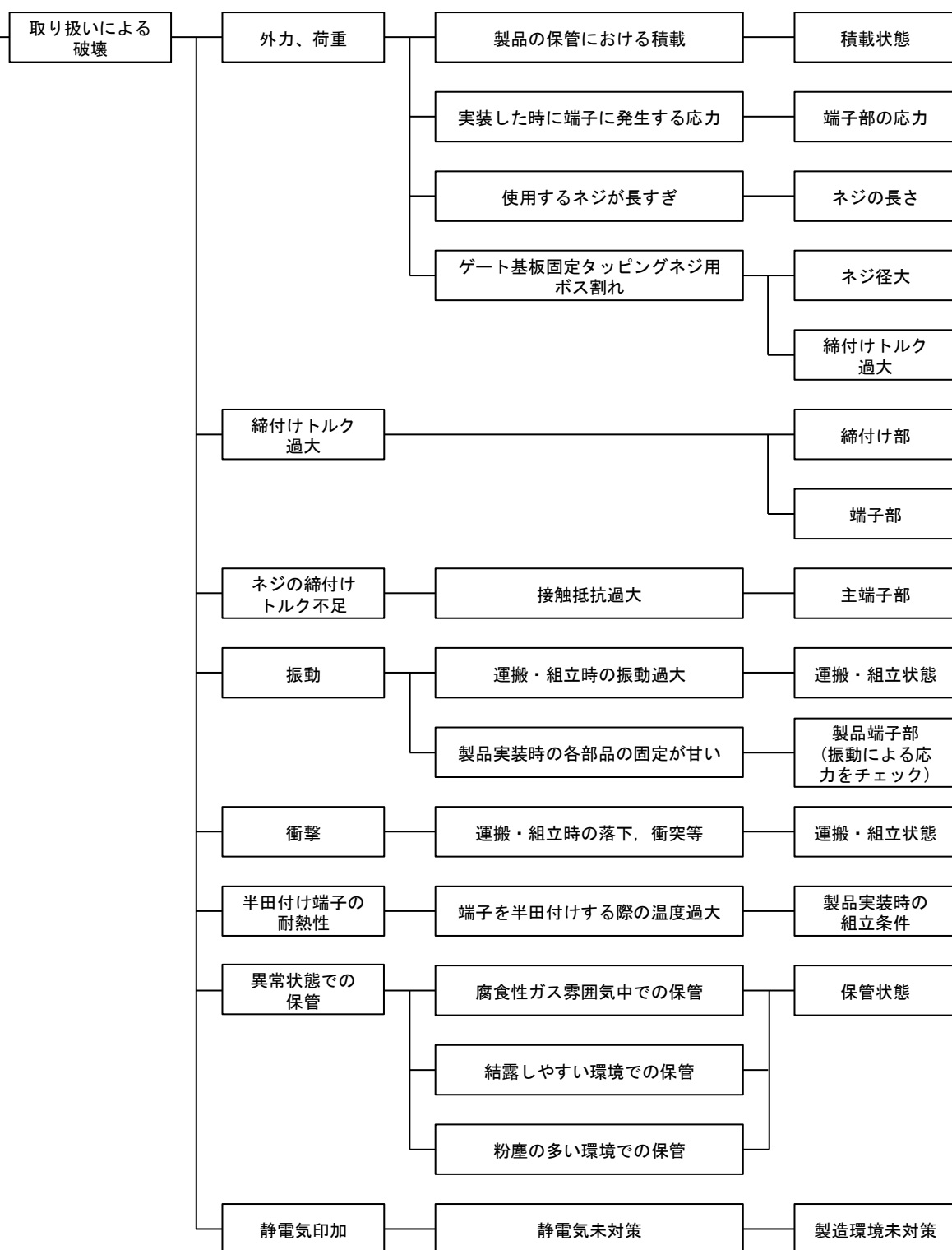


図6.6 故障モードE : ボディダイオードの破壊

F

信頼性、および製品取り扱いに関する破壊



(次ページへ続く)

図6.7 故障モードF：信頼性、および製品取り扱いに関する破壊(1)

F：信頼性、および製品取り扱いに関する破壊(続き)

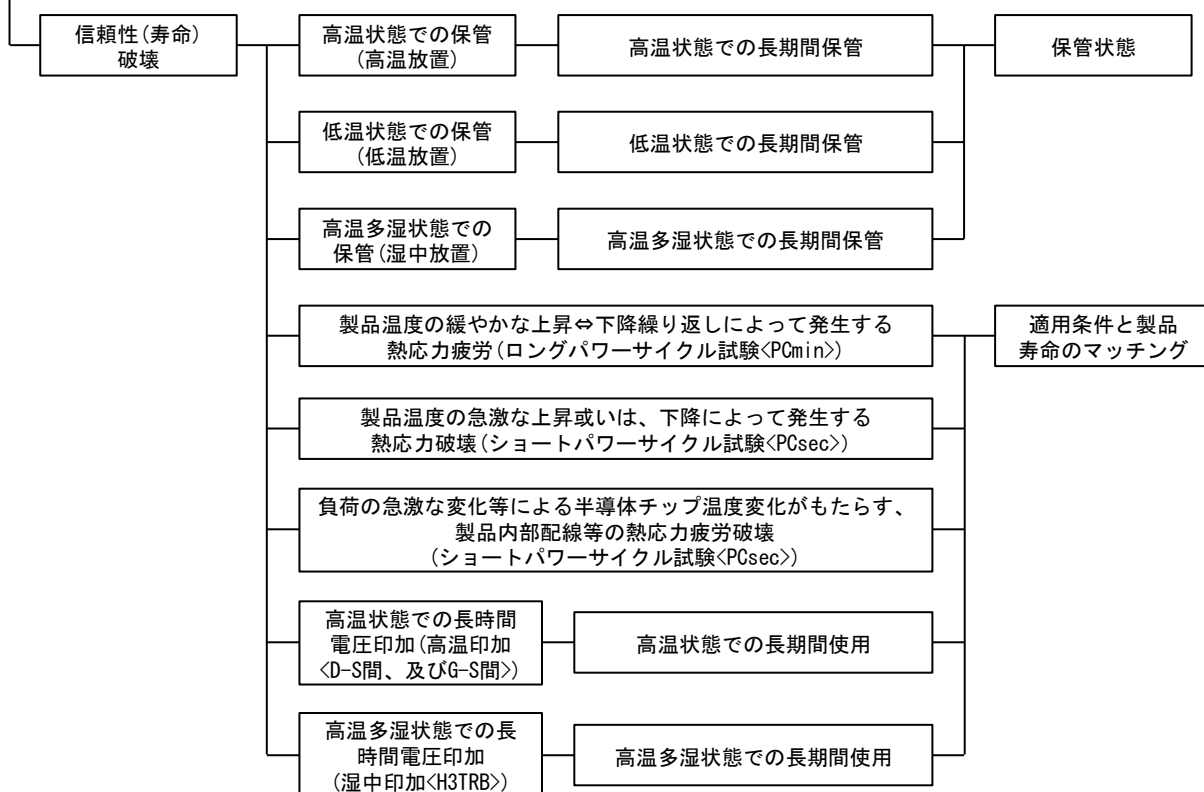


図6.7 故障モードF：信頼性、および製品取り扱いに関する破壊(2)

6-2. デバイスチェック方法

半導体カーブトレーサーを用いて、SiC-MOSFETの電気的特性を確認する方法を紹介します。

各電流と電圧のデータから良否を判定する事例を下表に示します。なお、素子が劣化・破壊している場合は、本方法で二次破壊することがあるのでご注意ください。

表6.1 素子特性の確認方法（参考）

No.	チェック端子	カーブトレーサー出力波形	
		健全品での例	不具合品での例
1	D-S間 (G-S間結線が必要) 	《健全品の条件》 健全品でのリーク電流はSpec値以下 耐圧はSpec値以上となる。 ボディダイオードのVfが1V程度ある。 拡大(1mA/d, 1V/d) $V = -XV$で $I_D \leq 1mA$ (ボディダイオードの順方向電圧Vf)	MOSFETがショート(抵抗性破壊)の場合
2	G-S間 	健全品の場合(カーブトレーサーはACモード) 《健全品の条件》 $V_{GS}(T0)$電圧で電流が変化する。 印加電圧maxで電流が“0”となる。 Spec値までの印加電圧でもリーク電流はない。 入力容量のため、変位電流が流れる。	D-G間がショート、G-S間の耐圧劣化
3	DとG-S間 (SiC-MOSFETがオンすることを確認するための試験) 	《健全品の条件》 $V = V_{GS}(T0)$でMOSFET電流が流れ始める。 ボディダイオードの順方向(ビルトイン電圧)が見える。	$V_{GS}(T0)$が低下劣化した場合

*1. ここでは、カーブトレーサーの測定モードをAC（交流電源出力）として説明していますが、必要に応じてDCモード（正、もしくは負の電圧出力）で観測してください。DCモードでは、変位電流が小さくなり、リーク性不具合が観測しやすくなります。

*2. モジュールの絶縁耐圧や、温度変化による特性不具合の確認は、本方法では困難です。

*3. 電源電圧を数Vとしたテスターなど（簡易テスター）による素子特性チェックも可能ですが、この場合は、素子の健全性を「完全に把握すること」は困難です。

7 章. 事故時の注意事項

7-1. 警告事項

7-1-1. パッケージの破裂に対する警告事項



警 告

- 負荷短絡やアーム短絡が発生した場合、短時間(数 μ s程度)の間に、SiC-MOSFETモジュールをターンオフさせてください。
パッケージが破裂することがあります。

これは、短絡時のエネルギーがSiC-MOSFETモジュールに蓄積され、瞬時に開放されるからです。
したがって、以下のような注意を払ってください。

- (1) SiC-MOSFETモジュールは密閉したケースなどに収納し、破裂しても人に危害を与えないようにする。
- (2) SiC-MOSFETモジュール収納の密閉ケースは、通電中は開かないようにする。

7-1-2. 火傷、感電に対する警告事項



警 告

- 通電中は、製品に触れたり近づいたりしないでください。
火傷、感電の恐れがあります。

7-2. 注意事項



注 意

- SiC-MOSFET破壊後に、長時間(数百 μ s程度)短絡電流が流れないようにしてください。
発煙、発火の恐れがあります。

SiC-MOSFETモジュールの樹脂は、UL94V0難燃性クラスの材料を使用していますが、ヒューズで保護してください。